

DIALOG(R)File 351:Derwent WPI
(c) 2004 Thomson Derwent. All rts. reserv.

010850202 **Image available**

WPI Acc No: 1996-347155/ 199635

XRPX Acc No: N96-292446

Electron emitting element mfg method e.g. for electron source in image forming appts - involves spraying organic metal solution through nozzle on substrate and forming electrically conductive thin film

Patent Assignee: CANON KK (CANO)

Number of Countries: 001 Number of Patents: 001

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 8162012	A	19960621	JP 94324002	A	19941202	199635 B

Priority Applications (No Type Date): JP 94324002 A 19941202

Patent Details:

Patent No	Kind	Lan	Pg	Main IPC	Filing Notes
JP 8162012	A		24	H01J-009/02	

Abstract (Basic): JP 8162012 A

The method involves formation of an electrically conductive thin film (3) by spraying an organic metal solution through a nozzle on a substrate (1).

An electron emission part (2) is formed on the electrically conductive thin film which connects a pair of element electrodes (4,5).

USE/ADVANTAGE - For exposure system and composed display device. Reduces variation between each element characteristics. Prevents generation of image defect.

THIS PAGE BLANK (USPTO)

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-162012

(43)Date of publication of application : 21.06.1996

(51)Int.Cl.

H01J 9/02

H01J 1/30

H01J 31/12

H01J 31/15

(21)Application number : 06-324002

(71)Applicant : CANON INC

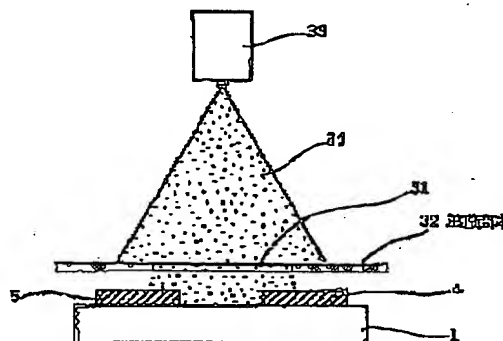
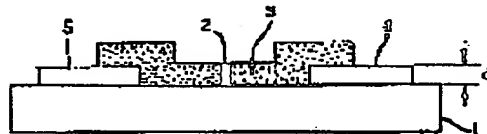
(22)Date of filing : 02.12.1994

(72)Inventor : FUJIWARA RYOJI
KAWASAKI TAKEHIKO
TAKAMATSU OSAMU(54) ELECTRON EMISSION ELEMENT, ELECTRON SOURCE, IMAGE FORMING DEVICE
USING IT AND MANUFACTURE

(57)Abstract:

PURPOSE: To provide a manufacture of a surface conductive electron emission element to be used as an electron source of an image forming device.

CONSTITUTION: In a manufacture of a surface conductive electron emission element wherein an electron emitting part 2 is provided on a conductive thin film 3 for communicating element electrodes 4, 5 with each other, when the conductive thin film 3 is formed, organic metallic solution is sprayed and applied onto a substrate 1 from a nozzle. The thin film having high uniformity can be formed in comparison with the conventional spinner method and dipping method, and dispersion of characteristics in respective elements can be reduced when many elements are simultaneously formed.



LEGAL STATUS

[Date of request for examination]

26.11.1997

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

2946182

[Date of registration]

02.07.1999

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

THIS PAGE BLANK (USPTO)

Searching PAJ

2/2 ページ

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

THIS PAGE BLANK (USPTO)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-162012

(43) 公開日 平成8年(1996)6月21日

(51) Int.Cl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 J	9/02	B		
	1/30	B		
	31/12	B		
	31/15	C		

審査請求 未請求 請求項の数31 F D (全 24 頁)

(21) 出願番号 特願平6-324002

(22) 出願日 平成6年(1994)12月2日

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 藤原 良治

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

(72) 発明者 川崎 岳彦

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

(72) 発明者 高松 修

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

(74) 代理人 弁理士 豊田 善雄 (外1名)

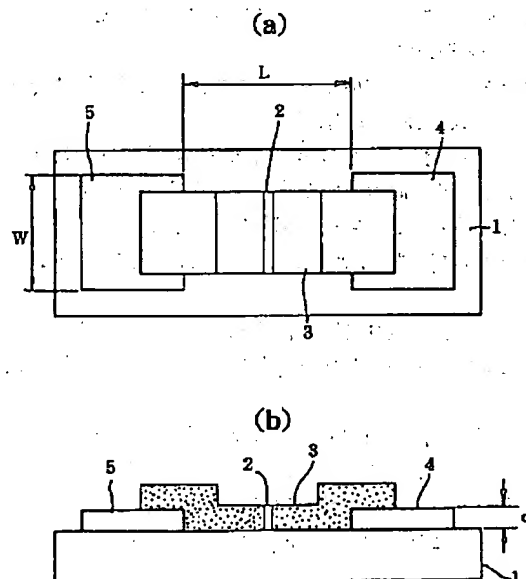
(54) 【発明の名称】 電子放出素子、電子源、及びそれを用いた画像形成装置と、それらの製造方法

(57) 【要約】

【目的】 画像形成装置等の電子源として用いられる表面伝導型電子放出素子の製造方法を提供する。

【構成】 素子電極4、5を連絡する導電性薄膜3に電子放出部2が設けられた表面伝導型電子放出素子の製造方法において、導電性薄膜3の形成の際に、基板1上に有機金属溶液をノズルより噴霧して塗布する工程を有することを特徴とする。

【効果】 従来のスピナー法やディッピング法に比べ均一性の高い薄膜を形成でき、多数の素子を同時に形成した場合、各素子間の特性のバラツキを低減できる。



【特許請求の範囲】

【請求項1】 一对の素子電極を連絡する導電性薄膜に電子放出部が設けられた表面伝導型電子放出素子の製造方法において、

上記導電性薄膜を形成する工程が、

基板上に、該導電性薄膜の構成元素を含む溶液をノズルより噴霧する工程を有することを特徴とする電子放出素子の製造方法。

【請求項2】 前記導電性薄膜の構成元素を含む溶液をノズルより噴霧する工程において、前記基板上に該導電性薄膜のパターン形状の開口を有する遮蔽部材を配置しておくことを特徴とする請求項1に記載の電子放出素子の製造方法。

【請求項3】 前記溶液をノズルより噴霧する工程が、スプレー塗布の工程である請求項1又は2に記載の電子放出素子の製造方法。

【請求項4】 前記溶液をノズルより噴霧する工程が、エアレススプレー塗布の工程である請求項1又は2に記載の電子放出素子の製造方法。

【請求項5】 前記溶液をノズルより噴霧する工程が、静電スプレー塗布の工程である請求項1又は2に記載の電子放出素子の製造方法。

【請求項6】 前記溶液をノズルより噴霧する工程が、静電スプレー塗布とエアレススプレー塗布の工程である請求項1又は2に記載の電子放出素子の製造方法。

【請求項7】 前記溶液をノズルより噴霧する工程が静電スプレー塗布の工程であり、該工程の後に該溶液のスピンナー塗布の工程を有する請求項1又は2に記載の電子放出素子の製造方法。

【請求項8】 前記溶液が、有機パラジウム溶液であることを特徴とする請求項1～7いずれかに記載の電子放出素子の製造方法。

【請求項9】 請求項1～8いずれかに記載の製造方法により得られた電子放出素子。

【請求項10】 一对の素子電極を連絡する導電性薄膜に電子放出部が設けられた表面伝導型電子放出素子を、基板上に複数備えた電子源の製造方法において、上記複数の電子放出素子の導電性薄膜を形成する工程が、

基板上に、該導電性薄膜の構成元素を含む溶液をノズルより噴霧する工程を有することを特徴とする電子源の製造方法。

【請求項11】 前記導電性薄膜の構成元素を含む溶液をノズルより噴霧する工程において、前記基板上に該導電性薄膜のパターン形状の開口を有する遮蔽部材を配置しておくことを特徴とする請求項10に記載の電子源の製造方法。

【請求項12】 前記溶液をノズルより噴霧する工程が、スプレー塗布の工程である請求項10又は11に記載の電子源の製造方法。

【請求項13】 前記溶液をノズルより噴霧する工程が、エアレススプレー塗布の工程である請求項10又は11に記載の電子源の製造方法。

【請求項14】 前記溶液をノズルより噴霧する工程が、静電スプレー塗布の工程である請求項10又は11に記載の電子源の製造方法。

【請求項15】 前記溶液をノズルより噴霧する工程が、静電スプレー塗布とエアレススプレー塗布の工程である請求項10又は11に記載の電子源の製造方法。

【請求項16】 前記溶液をノズルより噴霧する工程が静電スプレー塗布の工程であり、該工程の後に該溶液のスピンナー塗布の工程を有する請求項10又は11に記載の電子源の製造方法。

【請求項17】 前記溶液が、有機パラジウム溶液であることを特徴とする請求項10～16いずれかに記載の電子源の製造方法。

【請求項18】 前記電子源は、複数の電子放出素子を配列した素子列を少なくとも1列以上有し、各電子放出素子を駆動するための配線がマトリクス配置されていることを特徴とする請求項10～17いずれかに記載の電子源の製造方法。

【請求項19】 前記電子源は、複数の電子放出素子を配列した素子列を少なくとも1列以上有し、各電子放出素子を駆動するための配線が梯状配置されていることを特徴とする請求項10～17いずれかに記載の電子源の製造方法。

【請求項20】 請求項10～19いずれかに記載の製造方法により得られた電子源。

【請求項21】 一对の素子電極を連絡する導電性薄膜に電子放出部が設けられた表面伝導型電子放出素子を基板上に複数備えた電子源と、該電子源から放出される電子線の照射により画像を形成する画像形成部材を有する画像形成装置の製造方法において、上記複数の電子放出素子の導電性薄膜を形成する工程が、

基板上に、該導電性薄膜の構成元素を含む溶液をノズルより噴霧する工程を有することを特徴とする画像形成装置の製造方法。

【請求項22】 前記導電性薄膜の構成元素を含む溶液をノズルより噴霧する工程において、前記基板上に該導電性薄膜のパターン形状の開口を有する遮蔽部材を配置しておくことを特徴とする請求項22に記載の画像形成装置の製造方法。

【請求項23】 前記溶液をノズルより噴霧する工程が、スプレー塗布の工程である請求項21又は22に記載の画像形成装置の製造方法。

【請求項24】 前記溶液をノズルより噴霧する工程が、エアレススプレー塗布の工程である請求項21又は22に記載の画像形成装置の製造方法。

【請求項25】 前記溶液をノズルより噴霧する工程

3

が、静電スプレー塗布の工程である請求項21又は22に記載の画像形成装置の製造方法。

【請求項26】 前記溶液をノズルより噴霧する工程が、静電スプレー塗布とエアレススプレー塗布の工程である請求項21又は22に記載の画像形成装置の製造方法。

【請求項27】 前記溶液をノズルより噴霧する工程が静電スプレー塗布の工程であり、該工程の後に該溶液のスピンナー塗布の工程を有する請求項21又は22に記載の画像形成装置の製造方法。

【請求項28】 前記溶液が、有機パラジウム溶液であることを特徴とする請求項21～27いずれかに記載の画像形成装置の製造方法。

【請求項29】 前記電子源は、複数の電子放出素子を配列した素子列を少なくとも1列以上有し、各電子放出素子を駆動するための配線がマトリクス配置されていることを特徴とする請求項21～28いずれかに記載の画像形成装置の製造方法。

【請求項30】 前記電子源は、複数の電子放出素子を配列した素子列を少なくとも1列以上有し、各電子放出素子を駆動するための配線が梯状配置されていることを特徴とする請求項21～28いずれかに記載の画像形成装置の製造方法。

【請求項31】 請求項21～30いずれかに記載の製造方法により得られた画像形成装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、表面伝導型電子放出素子と、該素子を複数備えた電子源、及び該電子源を用いて構成した表示装置や露光装置等の画像形成装置に関わり、特にそれらの製造方法に関する。

【0002】

【従来の技術】表面伝導型電子放出素子は、絶縁性の基板上に形成された導電性薄膜に、膜面に平行に電流を流すことにより電子放出が生ずる現象を利用するものである。

【0003】表面伝導型電子放出素子の典型的な構成例としては、絶縁性の基板上に設けた一対の素子電極間を連絡する金属酸化物等の導電性薄膜に、予めフォーミングと称される通電処理により電子放出部を形成したものが挙げられる。フォーミングは、導電性薄膜の両端に、電圧を印加通電することで通常行われ、導電性薄膜を局部的に破壊、変形もしくは変質させて構造を変化させ、電気的に高抵抗な状態の電子放出部を形成する処理である。電子放出は、上記電子放出部が形成された導電性薄膜に電圧を印加して電流を流すことにより、電子放出部に発生した亀裂付近から行われる。

【0004】上記表面伝導型電子放出素子は、構造が単純で製造も比較的容易であることから、大面積にわたり多数配列形成できる利点がある。そこで、この特徴を活

4

かすための種々の応用が研究されている。例えば、荷電ビーム源、表示装置等の画像形成装置への利用が挙げられる。

【0005】従来、多数の表面伝導型電子放出素子を配列形成した例としては、並列に表面伝導型電子放出素子を配列し、個々の表面伝導型電子放出素子の両端（両素子電極）を配線（共通配線とも呼ぶ）にて各々結線した行を多数行配列（梯型配置とも呼ぶ）した電子源が挙げられる（特開昭64-31332号公報、特開平1-283749号公報、特開平2-257552号公報）。

【0006】また、特に表示装置においては、液晶を用いた表示装置と同様の平板型表示装置とすることが可能で、しかもバックライトが不要な自発光型の表示装置として、表面伝導型電子放出素子を多数配置した電子源と、この電子源からの電子線の照射により可視光を発光する蛍光体とを組み合わせた表示装置が提案されている（アメリカ特許第5066883号明細書）。

【0007】表面伝導型電子放出素子の前記導電性薄膜の材料としては、金属酸化物等の金属化合物に限らず金属やカーボンをはじめとし、多くの物が使用可能である。なかでも、金属酸化物を用いる場合の製造方法として、有機金属薄膜を形成後、大気中で加熱焼成し金属酸化物膜を形成する方法が、他の薄膜形成技術と比較して、生産技術の利点が大い事などから、研究が進められている。

【0008】ここで、有機金属溶液を塗布して有機金属薄膜を形成した後、加熱焼成をする手法を例に取り、従来用いられてきた表面伝導型電子放出素子の製造方法について、図22を用いて概説する。尚、以下の工程a～hは同図の(a)～(h)に対応する。

【0009】工程a：基板1上に素子電極4、5を形成する。

【0010】工程b：有機金属溶液をスピンナー法あるいはディッピング法により塗布して有機金属薄膜を形成し、300℃の炉内で10分間程度の加熱焼成処理をして金属酸化物膜2201を形成する。

【0011】工程c：この上にレジスト2202を形成する。

【0012】工程d：導電性薄膜のパターンを有するフォトリソマスク2203を用いて露光する。

【0013】工程e：レジスト2202を現像する。

【0014】工程f：Arガスを用いて導電性薄膜となる領域以外の金属酸化物膜2201をドライエッチする。

【0015】工程g：UV/O₂を用いてレジスト2202を除去して導電性薄膜3を得る。

【0016】工程h：前記フォーミング処理を施し、導電性薄膜3に電子放出部2を形成する。

【0017】

【発明が解決しようとする課題】前記従来の製造方法に

5

においては、次のような問題があった。

【0018】(1) 工程bにおいてスピナー法で形成した有機金属薄膜を加熱焼成して得られた金属酸化物膜2201は、素子電極4、5の形状等の影響で膜質が不均一になり易く、該金属酸化物膜2201をパターンニングして得られる導電性薄膜3をフォーミング処理して形成される電子放出部2の形状等にもバラツキが生じ易い。この導電性薄膜3の膜質及び電子放出部2の形状等は、表面伝導型電子放出素子の電子放出特性に大きく影響するため、多数の表面伝導型電子放出素子を形成した場合、各素子特性間にバラツキが生じ易かった。

【0019】(2) スピナー法で作製した膜は、基板1や素子電極4、5との密着性があまり良好ではなく、例えば導電性薄膜3上に素子電極4、5を形成するといったような素子構成上の自由度が低い。

【0020】(3) スピナー法あるいはディッピング法により有機金属溶液を塗布すると、有機金属薄膜は基板1の全面に形成されてしまうため、所望のパターン形状を有する導電性薄膜3を得るためには、エッチング等の方法によりパターンニングを行い不要部分を除去する工程が必要となり、工程が複雑になる。特に、多数の表面伝導型電子放出素子を表示装置等の電子源として用いる場合には、各素子の不良発生率を低減し、歩留りを高めることが重要であるが、この不良発生率を低減するには、より少ない工程数で素子の製造が可能であれば、その達成を期待できる。また、製造コストの低減を図るうえでも、工程数を減少させることは効果が期待できる。

【0021】(4) 大面積の電子源あるいは画像形成装置を作製する際には、大判の基板を用いる必要があるが、スピナー法を用いて基板に有機金属溶液の塗布を行おうとすると、この様な大判の基板を高速で回転させる必要があり、非常に大掛かりな装置が必要となる。また、この様な作業を行うことは、非常な危険を伴う。

【0022】本発明の目的は、電子放出部が設けられた導電性薄膜を有する表面伝導型電子放出素子及びそれを用いた電子源並びに画像形成装置において、導電性薄膜の均一性及び密着性を向上し、素子特性のバラツキを低減し得る製造方法を提供することにある。

【0023】また、本発明の目的は、上記表面伝導型電子放出素子及びそれを用いた電子源並びに画像形成装置において、工程数を低減でき、簡易な装置で安全且つ安価に製造でき、大面積化に向けた製造方法を提供することにある。

【0024】

【課題を解決するための手段及び作用】 上記目的を達成するために成された本発明は、一対の素子電極を連絡する導電性薄膜に電子放出部が設けられた表面伝導型電子放出素子、或は該表面伝導型電子放出素子を基板上に複数備えた電子源、或は該電子源とそれから放出される電子線の照射により画像を形成する画像形成部材を有する

6

画像形成装置の製造方法において、上記導電性薄膜を形成する工程が、基板上に、該導電性薄膜の構成元素を含む溶液をノズルより噴霧する工程を有することを特徴とするものである。

【0025】本発明は、さらにその特徴として、前記導電性薄膜の構成元素を含む溶液をノズルより噴霧する工程において、前記基板上に該導電性薄膜のパターン形状の開口を有する遮蔽部材を配置しておくこと、前記溶液をノズルより噴霧する工程が、スプレー塗布の工程であること、前記溶液をノズルより噴霧する工程が、エアレススプレー塗布の工程であること、前記溶液をノズルより噴霧する工程が、静電スプレー塗布の工程であること、前記溶液をノズルより噴霧する工程が、静電スプレー塗布とエアレススプレー塗布の工程であること、前記溶液をノズルより噴霧する工程が静電スプレー塗布の工程であり、該工程の後に該溶液のスピンナー塗布の工程を有すること、前記溶液が、有機パラジウム溶液であることを含む。

【0026】また本発明は、上記本発明の製造方法により得られた電子放出素子、或は電子源、或は画像形成装置にある。

【0027】本発明に関わる表面伝導型電子放出素子の基本的な構成は、図1に示すようなものであり、図中1は基板、2は電子放出部、3は電子放出部を含む導電性薄膜、4と5は素子電極である。また、本発明に関わる表面伝導型電子放出素子は、素子電極4、5と、導電性薄膜3の上下関係が図1の素子構成と逆の構成であってもよい。

【0028】基板1としては、例えば石英ガラス、Na等の不純物含有量を減少させたガラス、青板ガラス、青板ガラスにスパッタ法等によりSiO₂を積層した積層体、アルミナ等のセラミックス等が挙げられる。

【0029】対向する素子電極4、5の材料としては、一般的導体材料が用いられ、例えばNi、Cr、Au、Mo、W、Pt、Ti、Al、Cu、Pd等の金属或は合金、及びPd、Ag、Au、RuO₂、Pd-Ag等の金属或は金属酸化物とガラス等から構成される印刷導体、In₂O₃-SnO₂等の透明導電体、及びポリシリコン等の半導体導体材料等から適宜選択される。

【0030】素子電極間隔L、素子電極長さW、導電性薄膜3の形状等は、応用される形態等によって、適宜設計される。

【0031】素子電極間隔Lは、数百Å〜数百μmであることが好ましく、より好ましくは、素子電極4、5間に印加する電圧と電子放出し得る電界強度等により、数μm〜数十μmである。

【0032】素子電極長さWは、電極の抵抗値や電子放出特性を考慮すると、好ましくは数μm〜数百μmであり、また素子電極厚dは、数百Å〜数μmである。

【0033】導電性薄膜3は、良好な電子放出特性を得

7

るためには、微粒子で構成された微粒子膜であるのが特に好ましく、その膜厚は、素子電極4、5へのステップカバレッジ、素子電極4、5間の抵抗値及び後述するフォーミング条件等によって、適宜設定される。この導電性薄膜3の膜厚は、好ましくは数Å〜数千Åで、特に好ましくは10Å〜500Åであり、その抵抗値は、 $10^{-3} \sim 10^7 \Omega/\square$ のシート抵抗値である。

【0034】導電性薄膜3を構成する材料としては、例えばPd、Pt、Ru、Ag、Au、Ti、In、Cu、Cr、Fe、Zn、Sn、Ta、W、Pb等の金属、PdO、SnO₂、In₂O₃、PbO、Sb₂O₃等の酸化物、HfB₂、ZrB₂、LaB₆、CeB₆、YB₄、Gd₂B₄等の硼化物、TiC、ZrC、HfC、TaC、SiC、WC等の炭化物、TiN、ZrN、HfN等の窒化物、Si、Ge等の半導体、カーボン等が挙げられる。

【0035】尚、上記微粒子膜とは、複数の微粒子が集合した膜であり、その微細構造として、微粒子が個々に分散配置した状態のみならず、微粒子が互いに隣接、あるいは重なり合った状態（島状も含む）の膜を指す。微粒子膜である場合、微粒子の粒径は、数Å〜数千Åであるのが好ましく、特に好ましくは10Å〜200Åである。

【0036】電子放出部2には亀裂が含まれており、電子放出はこの亀裂付近から行われる。この亀裂を含む電子放出部2及び亀裂自体は、導電性薄膜3の膜厚、膜質、材料及び後述するフォーミング条件等の製法に依存して形成される。従って、電子放出部2の位置及び形状は図1に示されるような位置及び形状に特定されるものではない。

【0037】亀裂は、数Å〜数百Åの粒径の導電性微粒子を有することもある。この導電性微粒子は、導電性薄膜3を構成する材料の元素の一部、あるいは全てと同様の物である。また、亀裂を含む電子放出部2及びその近傍の導電性薄膜3は炭素及び炭素化合物を有することもある。

【0038】図1に示した構成の表面伝導型電子放出素子を例に、図2の製造工程図に基づいて本発明の製造方法の一例を以下に説明する。尚、以下に示す工程a〜dは図2の(a)〜(d)に対応する。

【0039】工程a：基板1を洗剤、純水および有機溶剤により十分に洗浄した後、真空蒸着法、スパッタ法等により素子電極材料を堆積させた後、フォトリソグラフィ技術により、あるいはリフトオフ法等により、基板1の面上に所望のパターンを有する素子電極4、5を形成する。

【0040】工程b：素子電極4、5を設けた基板1上に、前述した導電性薄膜3の構成元素を含む有機金属溶液をノズル（不図示）より噴霧して有機金属薄膜を形成後、大気中で加熱焼成処理し、金属酸化物の微粒子から

8

なる薄膜21を形成する。

【0041】工程c：薄膜21のうち導電性薄膜3となる領域をレジストでマスクし、それ以外の領域をArガス等によるドライエッチングにてエッチアウトした後、レジストをUV/O₃アッシングで除去して、所望のパターン形状を有する金属酸化物の微粒子からなる導電性薄膜3を形成する。

【0042】工程d：続いて、フォーミングと呼ばれる通電処理を施す。素子電極4、5間に不図示の電源より通電すると、導電性薄膜3の部位に構造の変化した電子放出部2が形成される。この通電処理により導電性薄膜3を局所的に破壊、変形もしくは変質せしめ、構造の変化した部位が電子放出部2である。

【0043】本発明は、前記工程bにおいて導電性薄膜3の構成元素を含む有機金属溶液をノズルより噴霧して有機金属薄膜を形成することにより、従来のスピナー法のように素子電極4、5の形状等の影響を受けにくくなり、より均一な膜が得られるものである。

【0044】上記各種スプレー法の特徴についてのべる。

【0045】スプレー塗布法は、通常のエアスプレー塗布法のこと、エアで加圧し、液体を噴霧する方法で、小面積を塗布する場合は、比較的均一に塗布できるが、大面積の場合は、不均一になってしまう。

【0046】エアレススプレー塗布法は、上記のようなエア加圧せずに噴霧する方式で、粒子は塗布される基板上にソフトランディングするため、通常のスプレー塗布法よりもより均一に塗布される。このため大面積均一塗布には適しているが、基板と塗布膜との密着性はあまりよくない。

【0047】一方、静電スプレー塗布法は噴霧する粒子に電荷を与え、基板側を逆電荷にすることで、静電的に粒子を塗布する方法であり、前者のスプレー塗布法の欠点をカバーし、大面積にわたり均一に塗布する方法である。しかし基板が絶縁性をもつ場合は、場合により均一にならないときもある。

【0048】本発明において、有機金属溶液をノズルより噴霧する方法としては、スプレー塗布法、エアレススプレー塗布法、静電スプレー塗布法、或ばそれらを組み合わせで用いることができる。これらの中でも、静電スプレー塗布法は、より一層基板との密着性が高い膜を得ることができ、好適である。

【0049】図13を用いて静電スプレー塗布法について説明する。

【0050】図13は静電スプレー塗布法の原理を示すものであり、図中131は有機金属溶液を噴霧するノズル、132は有機金属溶液を微粒子化するジェネレータ、133は有機金属溶液を貯蔵しておくタンク、134はジェネレータ132で微粒子化した有機金属を10kV〜100kV程度に帯電させる高圧直流電源、

135は基板1を載せる支持台である。ノズル131は基板1の上面を2次元的に一定速度で走査することができる。また、基板1はアースされている。

【0051】上記構成において、マイナスに帯電された有機金属微粒子はノズル131から噴霧され、アースされた基板1に向かって加速されて堆積する。このため、通常のスプレー塗布法に比べ、より密着性の高い膜が得られるものである。

【0052】このように静電スプレー塗布法は電位分布により微粒子を加速しながら堆積させるため、この電位分布が不均一な場合には、膜の均一性が疎外される。例えば、前記素子電極4、5のパターン形成をリフトオフ法で行うと、素子電極4、5のエッジ部にバリが生じ易く、電位分布が該エッジ部で不連続となり、図14に示すように素子電極4、5のエッジ近傍に有機金属薄膜141が形成されない場合がある。このような場合には、静電スプレー塗布法と従来用いていたスピナー法或はエアレススプレー塗布法等を組み合わせるのが好ましい。

【0053】図2に示した製造工程では、所望のパターンを有する導電性薄膜3の形成するために、有機金属薄膜を基板1の全面に形成した後に加熱焼成して薄膜21を形成し(工程b)、該薄膜21をパターンニングしている(工程c)が、図3に示されるように、導電性薄膜3のパターン形状の開口31を有する遮蔽部材32によりマスキングした基板1上に、ノズル33より有機金属溶液34を噴霧することもできる。この場合にも、ノズル33と遮蔽部材32の間に電圧を印加することで、ノズル33より噴霧した有機金属溶液の微細な液滴を-10kV~-100kV程度に帯電させて加速し、基板1に吹きつけることで、より密着性が高く緻密で均一な膜とすることができる。上記のような遮蔽部材32で基板1上をマスキングしておくことにより、前述したパターンニング工程が不要となり、製造工程数を削減することができる。

【0054】また、本発明の製造方法では表面伝導型電子放出素子の導電性薄膜3の形成における有機金属溶液の塗布に際して、ノズルより噴霧する方法を採用しているため、従来用いていたスピナー法のように基板1を回転させる必要がなく、特に表面伝導型電子放出素子を大面積に渡って多数配列した電子源を製造する際に効果的である。すなわち、大判の基板1を回転させるといった危険を回避できると共に、簡易な装置で安価に大面積の電子源、及びこの電子源を用いた画像形成装置を作製できる。

【0055】次に、前述したフォーミング工程(図2(d)参照)について更に詳しく説明する。

【0056】図4に、素子電極4、5間に印加するフォーミングの電圧波形の例を示す。

【0057】電圧波形は、特にパルス波形が好ましく、

パルス波高値を定電圧とした電圧パルスを連続的に印加する場合(図4(a))と、パルス波高値を増加させながら電圧パルスを印加する場合(図4(b))がある。

【0058】まず、パルス波高値を定電圧とした場合について説明する。図4(a)におけるT1及びT2は電圧波形のパルス幅とパルス間隔であり、例えば、T1を1 μ 秒~10m秒、T2を10 μ 秒~100m秒とし、波高値(フォーミング時のピーク電圧)を前述した表面伝導型電子放出素子の形態に応じて適宜選択して、適当な真空度、例えば1 $\times 10^{-5}$ Torr程度の真空雰囲気下で、数秒から数十分印加する。尚、印加する電圧波形は、図示される三角波に限定されるものではなく、矩形波等の所望の波形を用いることができる。

【0059】次に、パルス波高値を増加させながら電圧パルスを印加する場合について説明する。図4(b)におけるT1及びT2は図4(a)と同様であり、波高値(フォーミング時のピーク電圧)を、例えば0.1Vステップ程度づつ増加させ、図4(a)の説明と同様の適当な真空雰囲気下で印加する。

【0060】尚、パルス間隔T2中で、導電性薄膜3(図1参照)を局所的に破壊、変形もしくは変質させない程度の電圧、例えば0.1V程度の電圧で素子電流を測定して抵抗値を求め、例えば1Mオーム以上の抵抗を示した時にフォーミングを終了することができる。

【0061】更に活性化工程を施すことが好ましい。

【0062】活性化工程とは、例えば10 $^{-4}$ ~10 $^{-6}$ Torr程度の真空度で、フォーミング工程での説明と同様に、パルス波高値を定電圧としたパルスの印加を繰り返す処理のことをいい、真空雰囲気中に存在する有機物質から炭素及び炭素化合物を電子放出部2(図1参照)に堆積させることで、素子電流、放出電流の状態を著しく向上させることができる工程である。この活性化工程は、例えば素子電流や放出電流を測定しながら行って、例えば放出電流が飽和した時点で終了するようにすれば効果的であるので好ましい。また、活性化工程でのパルス波高値は、好ましくは素子を駆動する際に印加する駆動電圧の波高値である。

【0063】尚、上記炭素及び炭素化合物とは、グラファイト(単結晶及び多結晶の双方を指す)、非晶質カーボン(非晶質カーボン及びこれと多結晶グラファイトとの混合物を指す)である。また、その堆積膜厚は、好ましくは5.00Å以下、より好ましくは3.00Å以下である。

【0064】このようにして得られる本発明の表面伝導型電子放出素子の基本特性を以下に説明する。

【0065】図5は、表面伝導型電子放出素子の電子放出特性を測定するための測定評価系の一例を示す概略構成図で、まずこの測定評価系を説明する。

【0066】図5において、図1と同じ符号は同じ部材を示す。また、51は素子に素子電圧Vfを印加するた

めの電源、50は素子電極4、5間の導電性荷膜3を流れる素子電流 I_f を測定するための電流計、54は電子放出部2より放出される放出電流 I_e を捕捉するためのアノード電極、53はアノード電極54に電圧を印加するための高圧電源、52は電子放出部5より放出される放出電流 I_e を測定するための電流計、55は真空装置、56は排気ポンプである。

【0067】表面伝導型電子放出素子及びアノード電極54等は真空装置55内に設置され、この真空装置55には不図示の真空計等の必要な機器が具備されており、10 所望の真空中で表面伝導型電子放出素子の測定評価ができるようになっている。

【0068】排気ポンプ56は、ターボポンプ、ロータリーポンプ等からなる通常の高真空装置系と、イオンポンプ等からなる超高真空装置系とから構成されている。また、真空装置55全体及び表面伝導型電子放出素子の基板1は、ヒーターにより200℃程度まで加熱できるようにになっている。尚、この測定評価系は、後述するような表示パネル（図8における201参照）の組み立て段階において、表示パネル及びその内部を真空装置55 20 及びその内部として構成することで、前述のフォーミング工程及び活性化工程における測定評価及び処理に応用することができるものである。

【0069】以下に述べる表面伝導型電子放出素子の基本特性は、上記測定評価系のアノード電極54の電圧を1kV～10kVとし、アノード電極54と表面伝導型電子放出素子の距離Hを2mm～8mmとして通常測定を行う。

【0070】まず、放出電流 I_e 及び素子電流 I_f と、素子電圧 V_f の関係の典型的な例を図6（図中の実線） 30 に示す。尚、図6において、放出電流 I_e は素子電流 I_f に比べて著しく小さいので、任意単位で示されている。

【0071】図6から明らかなように、表面伝導型電子放出素子は、放出電流 I_e に対する次の3つの特徴的特性を有する。

【0072】まず第1に、表面伝導型電子放出素子はある電圧（しきい値電圧と呼ぶ：図6中の V_{th} ）以上の素子電圧 V_f を印加すると急激に放出電流 I_e が増加し、一方、しきい値電圧 V_{th} 以下では放出電流 I_e が 40 殆ど検出されない。即ち、放出電流 I_e に対する明確なしきい値電圧 V_{th} を持った非線形素子である。

【0073】第2に、放出電流 I_e が素子電圧 V_f に対して単調増加する特性（MI特性と呼ぶ）を有するため、放出電流 I_e は素子電圧 V_f で制御できる。

【0074】第3に、アノード電極54（図5参照）に捕捉される放出電荷は、素子電圧 V_f を印加する時間に依存する。即ち、アノード電極54に捕捉される電荷量は、素子電圧 V_f を印加する時間により制御できる。

【0075】図6に実線で示した特性は、放出電流 I_e 50

が素子電圧 V_f に対してMI特性を有すると同時に、素子電流 I_f も素子電圧 V_f に対してMI特性を有しているが、図6に破線で示すように、素子電流 I_f は素子電圧 V_f に対して電圧制御型負性抵抗特性（VCNR特性と呼ぶ）を示す場合もある。いずれの特性を示すかは、素子の製法及び測定時の測定条件等に依存する。但し、素子電流 I_f が素子電圧 V_f に対してVCNR特性を有する素子でも、放出電流 I_e は素子電圧 V_f に対してMI特性を有する。

【0076】以上のような本発明の表面伝導型電子放出素子の特徴的特性のため、複数の素子を配置した電子源や画像形成装置等でも、入力信号に応じて、容易に放出電子量を制御することができることとなり、多方面への応用ができる。

【0077】次に、本発明の電子源における表面伝導型電子放出素子の配列について説明する。

【0078】本発明の電子源における表面伝導型電子放出素子の配列方式としては、従来の技術の項で述べたような梯型配置の他、m本のX方向配線の上にn本のY方向配線を層間絶縁層を介して設置し、表面伝導型電子放出素子の一对の素子電極に各々X方向配線、Y方向配線を接続した配列方式が挙げられる。これを以後単純マトリクス配置と呼ぶ。まず、この単純マトリクス配置について詳述する。

【0079】前述した表面伝導型電子放出素子の基本的特性によれば、印加される素子電圧 V_f がしきい値電圧 V_{th} を超える場合には、印加するパルス状電圧の波高値とパルス幅で電子放出量を制御できる。一方、しきい値電圧 V_{th} 以下では、殆ど電子の放出はされない。従って、多数の表面伝導型電子放出素子を配置した場合においても、単純なマトリクス配線だけで入力信号に応じて制御したパルス状電圧を印加し、個々の素子を選択して独立に駆動可能となる。

【0080】単純マトリクス配置は上記原理に基づくものであり、本発明の電子源の一例である単純マトリクス配置の電子源の構成について、図7に基づいて更に説明する。

【0081】図7において、基板1は既に説明したようなガラス板等であり、この基板1上に配列された表面伝導型電子放出素子104の個数及び形状は用途に応じて適宜設定されるものである。

【0082】m本のX方向配線102は、各々外部端子DX1、DX2、・・・DXmを有するもので、基板1上に、真空蒸着法、印刷法、スパッタ法等で形成した導電性金属等である。また、多数の表面伝導型電子放出素子104にはほぼ均等に電圧が供給されるように、材料、膜厚、配線幅が設定されている。

【0083】n本のY方向配線103は、各々外部端子DY1、DY2、・・・DYnを有するもので、X方向配線102と同様に作成される。

【0084】これらm本のX方向配線102とn本のY方向配線103間には、不図示の層間絶縁層が設置され、電気的に分離されて、マトリクス配線を構成している。尚、このm、nは共に正の整数である。

【0085】不図示の層間絶縁層は、真空蒸着法、印刷法、スパッタ法等で形成されたSiO₂等であり、X方向配線102を形成した基板1の全面或は一部に所望の形状で形成され、特に、X方向配線102とY方向配線103の交差部の電位差に耐え得るように、膜厚、材料、製法が適宜設定される。また、X方向配線102とY方向配線103は各々外部端子として引き出されている。

【0086】更に、表面伝導型電子放出素子104の対向する素子電極（不図示）が、m本のX方向配線102と、n本のY方向配線103と、真空蒸着法、印刷法、スパッタ法等で形成された導電性金属等からなる結線105によって電気的に接続されているものである。

【0087】ここで、m本のX方向配線102と、n本のY方向配線103と、結線105と、対向する素子電極とは、その構成元素の一部あるいは全部が同一であっても、またそれぞれ異なっているとしてもよく、前述の素子電極の材料等より適宜選択される。これら素子電極への配線は、素子電極と材料が同一である場合には、素子電極と総称する場合もある。また、表面伝導型電子放出素子104は、基板1あるいは不図示の層間絶縁層上どちらに形成してもよい。

【0088】また、詳しくは後述するが、前記X方向配線102には、X方向に配列された表面伝導型電子放出素子104の行を入力信号に応じて走査するために、走査信号を印加する不図示の走査信号印加手段が電気的に接続されている。

【0089】一方、Y方向配線103には、Y方向に配列された表面伝導型電子放出素子104の列の各列を入力信号に応じて変調するために、変調信号を印加する不図示の変調信号印加手段が電気的に接続されている。各表面伝導型電子放出素子104に印加される駆動電圧は、当該表面伝導型電子放出素子に印加される走査信号と変調信号の差電圧として供給されるものである。

【0090】次に、以上のような単純マトリクス配置の本発明の電子源を用いた本発明の画像形成装置の一例を、図8～図10を用いて説明する。尚、図8は表示パネル201の基本構成図であり、図9は蛍光膜114を示す図であり、図10は図8の表示パネル201でNTSC方式のテレビ信号に応じてテレビジョン表示を行うための駆動回路の一例を示すブロック図である。

【0091】図8において、1は上述のようにして表面伝導型電子放出素子を配置した電子源の基板、111は基板1を固定したリアプレート、116はガラス基板113の内面に画像形成部材であるところの蛍光膜114とメタルバック115等が形成されたフェースプレー

ト、112は支持枠である。リアプレート111、支持枠112及びフェースプレート116は、これらの接合部分にフリットガラス等を塗布し、大気中あるいは窒素雰囲気中で400℃～500℃で10分間以上焼成することで封着して、外囲器118を構成している。

【0092】図8において、102、103は表面伝導型電子放出素子104の一对の素子電極4、5（図1参照）に接続されたX方向配線及びY方向配線で、各々外部端子Dx1ないしDxm、Dy1ないしDynを有している。

【0093】外囲器118は、上述の如く、フェースプレート116、支持枠112、リアプレート111で構成されている。しかし、リアプレート111は主に基板1の強度を補強する目的で設けられるものであり、基板1自体で十分な強度を持つ場合は別体のリアプレート111は不要であり、基板1に直接支持枠112を封着し、フェースプレート116、支持枠112、基板1にて外囲器118を構成しても良い。また、フェースプレート116とリアプレート111の間に、スペーサーと呼ばれる不図示の支持体を更に設置することで、大気圧に対して十分な強度を有する外囲器118とすることもできる。

【0094】蛍光膜114は、モノクロームの場合は蛍光体122のみから成るが、カラーの場合は、蛍光体122の配列により、ブラックストライプ（図9（a））あるいはブラックマトリクス（図9（b））等と呼ばれる黒色導電材121と、蛍光体122とで構成される。ブラックストライプ、ブラックマトリクスを設ける目的は、カラー表示の場合必要となる三原色の各蛍光体122間の塗り分け部を黒くすることで混色等を目立たなくすることと、蛍光膜114における外光反射によるコントラストの低下を抑制することである。黒色導電材121の材料としては、通常よく用いられている黒鉛を主成分とする材料だけでなく、導電性があり、光の透過及び反射が少ない材料であれば他の材料を用いることもできる。

【0095】ガラス基板113に蛍光体122を塗布する方法としては、モノクローム、カラーによらず、沈殿法や印刷法が用いられる。

【0096】また、図8に示されるように、蛍光膜114の内面側には通常メタルバック115が設けられる。メタルバック115の目的は、蛍光体122（図9参照）の発光のうち内面側への光をフェースプレート116側へ鏡面反射することにより輝度を向上すること、高圧端子Hvから電子ビーム加速電圧を印加するための電極として作用すること、外囲器118内で発生した負イオンの衝突によるダメージからの蛍光体122の保護等である。メタルバック115は、蛍光膜114の作製後、蛍光膜114の内面側表面の平滑化処理（通常、フィルミングと呼ばれる）を行い、その後Alを真空蒸着

等で堆積することで作製できる。

【0097】フェースプレート116には、更に蛍光膜114の導電性を高めるため、蛍光膜114の外側に透明電極（不図示）を設けてもよい。

【0098】前述の封着を行う際、カラーの場合は各色蛍光体122と表面伝導型電子放出素子104とを対応させなくてはならないため、十分な位置合わせを行う必要がある。

【0099】外囲器118内は、不図示の排気管を通じ、 10^{-7} Torr程度の真空度にされ、封止される。また、外囲器118の封止を行う直前あるいは封止後に、ゲッター処理を行う場合もある。これは、抵抗加熱あるいは高周波加熱等の加熱法により、外囲器118内の所定の位置に配置したゲッター（不図示）を加熱し、蒸着膜を形成する処理である。ゲッターは通常Ba等が主成分であり、該蒸着膜の吸着作用により、例えば 10^{-6} ～ 10^{-7} Torrの真空度を維持するためのものである。

【0100】尚、前述したフォーミング及びこれ以降の表面伝導型電子放出素子の製造工程は、通常、外囲器118の封止直前又は封止後に行われるもので、その内容は前述の通りである。

【0101】上述の表示パネル201は、例えば図10に示されるような駆動回路で駆動することができる。尚、図10において、201は前記表示パネルであり、202は走査回路、203は制御回路、204はシフトレジスタ、205はラインメモリ、206は同期信号分離回路、207は変調信号発生器、Vx及びVaは直流電圧源である。

【0102】図10に示されるように、表示パネル201は、外部端子Dx1ないしDxm、外部端子Dy1ないしDy_n、及び高圧端子Hvを介して外部の電気回路と接続されている。このうち、外部端子Dx1ないしDxmには、前記表示パネル201内に設けられている表面伝導型電子放出素子、すなわちm行n列の行列状にマトリクス配置された表面伝導型電子放出素子群を1行（n素子）づつ順次駆動して行くための走査信号が印加される。

【0103】一方、外部端子Dy1ないしDy_nには、前記走査信号により選択された1行の各素子の出力電子ビームを制御する為の変調信号が印加される。また、高圧端子Hvには、直流電圧源Vaより、例えば10kVの直流電圧が供給される。これは表面伝導型電子放出素子より出力される電子ビームに、蛍光体を励起するのに十分なエネルギーを付与する為の加速電圧である。

【0104】走査回路202は、内部にm個のスイッチング素子（図10中、S1ないしSmで模式的に示す）を備えるもので、各スイッチング素子S1～Smは、直流電圧源Vxの出力電圧もしくは0V（グラウンドレベル）のいずれか一方を選択して、表示パネル201の外

部端子Dx1ないしDxmと電気的に接続するものである。各スイッチング素子S1～Smは、制御回路203が出力する制御信号Tscanに基づいて動作するもので、実際には、例えばFETのようなスイッチング機能を有する素子を組み合わせることにより容易に構成することが可能である。

【0105】本例における前記直流電圧源Vxは、前記表面伝導型電子放出素子の特性（しきい値電圧）に基づき、走査されていない表面伝導型電子放出素子に印加される駆動電圧がしきい値電圧以下となるような一定電圧を出力するように設定されている。

【0106】制御回路203は、外部より入力される画像信号に基づいて適切な表示が行われるように、各部の動作を整合させる働きをもつものである。次に説明する同期信号分離回路206より送られる同期信号Tsyncに基づいて、各部に対してTscan、Tsft及びTmryの各制御信号を発生する。

【0107】同期信号分離回路206は、外部から入力されるNTSC方式のテレビ信号から、同期信号成分と輝度信号成分とを分離する為の回路で、良く知られているように、周波数分離（フィルター）回路を用いれば、容易に構成できるものである。同期信号分離回路206により分離された同期信号は、これも良く知られるように、垂直同期信号と水平同期信号より成る。ここでは説明の便宜上、Tsyncとして図示する。一方、前記テレビ信号から分離された画像の輝度信号成分を便宜上DATA信号と図示する。このDATA信号はシフトレジスタ204に入力される。

【0108】シフトレジスタ204は、時系列的にシリアル入力される前記DATA信号を、画像の1ライン毎にシリアル/パラレル変換するためのもので、前記制御回路203より送られる制御信号Tsftに基づいて動作する。この制御信号Tsftは、シフトレジスタ204のシフトクロックであると言い換えても良い。また、シリアル/パラレル変換された画像1ライン分（表面伝導型電子放出素子のn素子分の駆動データに相当する）のデータは、Id1ないしId_nのn個の並列信号として前記シフトレジスタ204より出力される。

【0109】ラインメモリ205は、画像1ライン分のデータを必要時間だけ記憶する為の記憶装置であり、制御回路203より送られる制御信号Tmryに従って適宜Id1ないしId_nの内容を記憶する。記憶された内容は、I'd1ないしI'd_nとして出力され、変調信号発生器207に入力される。

【0110】変調信号発生器207は、前記画像データI'd1ないしI'd_nの各々に応じて、表面伝導型電子放出素子の各々を適切に駆動変調する為の信号線で、その出力信号は、外部端子Dy1ないしDy_nを通じて表示パネル201内の表面伝導型電子放出素子に印加される。

【0111】前述したように、表面伝導型電子放出素子は電子放出に明確なしきい値電圧を有しており、しきい値電圧を超える電圧が印加された場合にのみ電子放出が生じる。また、しきい値電圧を超える電圧に対しては、表面伝導型電子放出素子への印加電圧の変化に応じて放出電流も変化して行く。表面伝導型電子放出素子の材料や構成、製造方法を変える事により、しきい値電圧の値や、印加電圧に対する放出電流の変化の度合いが変わる場合もあるが、いずれにしても以下のような事が言える。

【0112】即ち、表面伝導型電子放出素子にパルス状の電圧を印加する場合、例えばしきい値電圧以下の電圧を印加しても電子放出は生じないが、しきい値電圧を超える電圧を印加する場合には電子放出を生じる。その際、第1には電圧パルスの波高値を変化させることにより、出力される電子ビームの強度を制御することが可能である。第2には、電圧パルスの幅を変化させることにより、出力される電子ビームの電荷の総量を制御することが可能である。

【0113】従って、入力信号に応じて表面伝導型電子放出素子を変調する方式としては、電圧変調方式とパルス幅変調方式とが挙げられる。電圧変調方式を行う場合、変調信号発生器207としては、一定の長さの電圧パルスを発生するが、入力されるデータに応じて適宜パルスの波高値を変調できる電圧変調方式の回路を用いる。また、パルス幅変調方式を行う場合、変調信号発生器207としては、一定の波高値の電圧パルスを発生するが、入力されるデータに応じて適宜パルス幅を変調できるパルス幅変調方式の回路を用いる。

【0114】シフトレジスタ204やラインメモリ205は、デジタル信号式のものでもアナログ信号式のものでもよく、画像信号のシリアル/パラレル変換や記憶が所定の速度で行えるものであればよい。

【0115】デジタル信号式を用いる場合には、同期信号分離回路206の出力信号DATAをデジタル信号化する必要がある。これは同期信号分離回路206の出力部にA/D変換器を設けることで行える。

【0116】また、これに関連して、ラインメモリ205の出力信号がデジタル信号かアナログ信号かにより、変調信号発生器207に設けられる回路が若干異なるものとなる。

【0117】即ち、デジタル信号で電圧変調方式の場合、変調信号発生器207には、例えばよく知られているD/A変換回路を用い、必要に応じて増幅回路等を付け加えればよい。また、デジタル信号でパルス幅変調方式の場合、変調信号発生器207は、例えば高速の発振器及び発振器の出力する波数を計数する計数器(カウンタ)及び計数器の出力値と前記メモリの出力値を比較する比較器(コンパレータ)を組み合わせた回路を用いることで容易に構成することができる。更に、必要に応じ

て、比較器の出力するパルス幅変調された変調信号を表面伝導型電子放出素子の駆動電圧にまで電圧増幅するための増幅器を付け加えてもよい。

【0118】一方、アナログ信号で電圧変調方式の場合、変調信号発生器207には、例えばよく知られているオペアンプ等を用いた増幅回路を用いればよく、必要に応じてレベルシフト回路等を付け加えてもよい。また、アナログ信号でパルス幅変調方式の場合、例えばよく知られている電圧制御型発振回路(VCO)を用いればよく、必要に応じて表面伝導型電子放出素子の駆動電圧にまで電圧増幅するための増幅器を付け加えてもよい。

【0119】以上のような表示パネル201及び駆動回路を有する本発明の画像形成装置は、外部端子Dx1~Dxm及びDy1~Dymから電圧を印加することにより、任意の電子放出素子104から電子を放出させることができ、高圧端子Hvを通じてメタルバック115あるいは透明電極(不図示)に高電圧を印加して電子ビームを加速し、加速した電子ビームを蛍光膜114に衝突させることで生じる励起・発光によって、NTSC方式のテレビ信号に応じてテレビジョン表示を行うことができるものである。

【0120】尚、以上説明した構成は、表示等に用いられる本発明の画像形成装置を得る上で必要な概略構成であり、例えば各部材の材料等、詳細な部分は上述の内容に限られるものではなく、画像形成装置の用途に適するよう、適宜選択されるものである。また、入力信号例としてNTSC方式を挙げたが、本発明の画像形成装置はこれに限られるものではなく、PAL、SECAM方式等の他の方式でもよく、更にはこれらよりも多数の走査線からなるTV信号、例えばMUSE方式をはじめとする高品位TV方式でもよい。

【0121】次に、前述の梯型配置の電子源及びこれを用いた本発明の画像形成装置の一例について、図11及び図12を用いて説明する。

【0122】図11において、1は基板、104は表面伝導型電子放出素子、304は表面伝導型電子放出素子104を接続する共通配線で10本設けられており、各々外部端子D1~D10を有している。

【0123】表面伝導型電子放出素子104は、基板1上に並列に複数個配置される。これを素子行と呼ぶ。そしてこの素子行が複数行配置されて電子源を構成している。

【0124】各素子行の共通配線304(例えば外部端子D1とD2の共通配線304)間に適宜の駆動電圧を印加することで、各素子行を独立に駆動することが可能である。即ち、電子ビームを放出させたい素子行にはしきい値電圧を超える電圧を印加し、電子ビームを放出させたくない素子行にはしきい値電圧以下の電圧を印加するようにすればよい。このような駆動電圧の印加は、各

素子行間に位置する共通配線D2～D9について、各々相隣接する共通配線304、即ち相隣接する外部端子D2とD3、D4とD5、D6とD7、D8とD9の共通配線304を一体の同一配線としても行うことができる。

【0125】図12は、上記梯型配置の電子源を備えた表示パネル301の構造を示す図である。

【0126】図12において、302はグリッド電極、303は電子が通過するための開口、D1～Dmは各表面伝導型電子放出素子に電圧を印加するための外部端子、G1～Gnはグリッド電極302に接続された端子である。また、各素子行間の共通配線304は一体の同一配線として基板1上に形成されている。

【0127】尚、図12において図8と同じ符号は同じ部材を示すものであり、図8に示される単純マトリクス配置の電子源を用いた表示パネル201との大きな違いは、基板1とフェースプレート116の間にグリッド電極302を備えている点である。

【0128】基板1とフェースプレート116の間には、上記のようにグリッド電極302が設けられている。このグリッド電極302は、表面伝導型電子放出素子104から放出された電子ビームを変調することができるもので、梯型配置の素子行と直交して設けられたストライプ状の電極に、電子ビームを通過させるために、各表面伝導型電子放出素子104に対応して1個づつ円形の開口303を設けたものとなっている。

【0129】グリッド電極302の形状や配置位置は、必ずしも図12に示すようなものでなくともよく、開口303をメッシュ状に多数設けることもあり、またグリッド電極302を、例えば表面伝導型電子放出素子104の周囲や近傍に設けてもよい。

【0130】外部端子D1～Dm及びG1～Gnは不図示の駆動回路に接続されている。そして、素子行を1列づつ順次駆動（走査）していくのと同期して、グリッド電極302の列に画像1ライン分の変調信号を印加することにより、各電子ビームの蛍光膜114への照射を制御し、画像を1ラインづつ表示することができる。

【0131】以上のように、本発明の画像形成装置は、単純マトリクス配置及び梯型配置のいずれの本発明の電子源を用いても得ることができ、上述したテレビジョン放送の表示装置のみならず、テレビ会議システム、コンピュータ等の表示装置として好適な画像形成装置が得られる。更には、感光ドラム等とで構成した光プリンターの露光装置としても用いることができるものである。

【0132】

【実施例】以下に実施例を挙げ、本発明を更に説明する。

【0133】【実施例1】本実施例は、図2の(a)、(b)に示した工程を実施し、薄膜21の形状を観察した例である。以下の工程a、bは図2の(a)～(b)

に対応する。

【0134】工程a：基板1として石英基板を用い、これを有機溶剤により十分に洗浄後、該基板1上に、真空蒸着法により、厚さ50ÅのT1、厚さ1000ÅのN1を順次堆積した。その後、フォトリソグラフィ技術によりパターニングして素子電極間隔Lが3μm、幅Wが300μmの素子電極4、5を形成した。

【0135】工程b：素子電極4、5を形成した基板1上に、有機パラジウム（奥野製薬（株）製；ccp-4230）含有溶液をエアレススプレー法にて塗布した後、クリーンオープン中大気下にて300℃、10分間の焼成を行い、酸化パラジウム（PdO）微粒子（平均粒径：60Å）からなる薄膜21を形成した。

【0136】上記のようにして作製した薄膜21の形状をFE-SEMにて観察したところ、従来のように有機パラジウム含有溶液をスピナー塗布して形成した薄膜に比べ、全体的に膜の均一性が高かった。

【0137】【実施例2】本実施例では、実施例1の工程bにおいて、エアレススプレー法に代えて静電スプレー法により有機パラジウム含有溶液を塗布した以外は、実施例1と同様にして薄膜21を形成した。

【0138】上記のようにして作製した薄膜21の形状をFE-SEMにて観察したところ、実施例1と同様、全体的に膜の均一性が高かった。また、本実施例で作製した薄膜21は、基板1及び素子電極4、5との密着性が向上していた。

【0139】【実施例3】本実施例は、図2の(a)、(b)に示した工程を実施し、薄膜21の形状を観察した例である。以下の工程a、bは図2の(a)～(b)に対応する。

【0140】工程a：基板1として石英基板を用い、これを有機溶剤により十分に洗浄後、該基板1上に、所望の電極形状開口を有するパターンをホトレジスト（RD-2000N-41・日立化成社製）で形成し、真空蒸着法により、厚さ50ÅのT1、厚さ1000ÅのN1を順次堆積した。その後、リフトオフ法により、素子電極間隔Lが3μm、幅Wが300μmの素子電極4、5を形成した。

【0141】工程b：素子電極4、5を形成した基板1上に、有機パラジウム（奥野製薬（株）製；ccp-4230）含有溶液を静電スプレー法にて塗布した後、更にその上に同じ有機パラジウム含有溶液をスピナー法にて塗布し、その後、クリーンオープン中大気下にて300℃、10分間の焼成を行い、酸化パラジウム（PdO）微粒子（平均粒径：60Å）からなる薄膜21を形成した。

【0142】上記のようにして作製した薄膜21の形状をFE-SEMにて観察したところ、全体的に膜の均一性が高かった。また、本実施例で作製した薄膜21は、基板1及び素子電極4、5との密着性も高かった。

【0143】比較のために、上記工程bにおいて、有機パラジウム含有溶液の塗布を、スピンナー法のみで行ったもの、静電スプレー法のみで行ったものについても、同様に薄膜の観察を行った。その結果、スピンナー法のみを用いて形成した薄膜は膜の均一性に劣り、密着性も低かった。また、静電スプレー法のみを用いて形成した薄膜は密着性は高かったものの、素子電極4、5エッジ部のバリの影響と思われるが、電極エッジ部近傍に膜が形成されていない部分が有った。

【0144】本実施例のように、素子電極にバリ等の形状欠陥が発生している場合には、有機金属含有溶液の塗布に、静電スプレー法とスピンナー法等を組み合わせることは、薄膜21の均一性及び密着性に有効であることが明らかになった。

【0145】【実施例4】本実施例の表面伝導型電子放出素子として、図1に示した表面伝導型電子放出素子を作製した。図1(a)は表面伝導型電子放出素子の平面図を、図1(b)は断面図を示している。なお、図中のWは素子電極4、5の幅、Lは素子電極4、5間の間隔、dは素子電極の厚さを表している。

【0146】図2を用いて、本実施例の表面伝導型電子放出素子の製造方法を述べる。尚、以下の工程a～dは図2の(a)～(d)に対応する。

【0147】工程a：基板1として石英基板を用い、これを有機溶剤により十分に洗浄後、該基板1上に真空蒸着法によりPtを堆積し、素子電極間隔Lが3μm、幅Wが500μm、厚さdが300Åの素子電極4、5を形成した。

【0148】工程b：素子電極4、5を形成した基板1上の全面に有機パラジウム(奥野製薬(株)製：ccp-4230)含有溶液を静電スプレー法にて塗布した後、クリーンオープンで300℃、10分間の大気焼成を行い、酸化パラジウム(PdO)微粒子(平均粒径：60Å)からなる薄膜21を形成した。この薄膜21の膜厚は0.02μm、シート抵抗は $2 \times 10^4 \Omega/\square$ であった。

【0149】工程c：導電性薄膜3となる領域(200μm×300μm)の薄膜21上をOMRレジストにてマスクした後、Arガスにて余分なPdO微粒子をドライエッチングして除去し、その後UV/O₃アッシャーにて上記レジストを除去して、導電性薄膜3とした。

【0150】工程d：次に、素子電極4、5及び導電性薄膜3等を形成した上記基板1を図5の測定評価系の真空装置55内に設置し、排気ポンプ56にて排気して、真空装置55内を約 10^{-6} Torrの真空度とした。この後、素子電圧V_fを印加するための電源51により素子電極4、5間に電圧を印加し、フォーミング処理することにより、電子放出部2を形成した。フォーミング処理には図4(a)に示した電圧波形を用いた。

【0151】本実施例では、図4(a)中のT1を1m

秒、T2を1.0m秒とし、波高値(フォーミング時のピーク電圧)は5Vとし、約60秒間のフォーミング処理を行った。

【0152】以上のようにして作製した表面伝導型電子放出素子の電子放出特性の測定を、上述の測定評価系を用いて行った。

【0153】尚、測定条件は、アノード電極54と表面伝導型電子放出素子の距離Hを4mm、アノード電極54の電位を1kV、電子放出特性測定時の真空装置55内の真空度を約 1×10^{-6} Torrとした。

【0154】その結果、本実施例における製造工程を経た素子は、数回の作製に対して、図6中の実線で示したような電流-電圧特性が得られ、素子毎のバラツキも小さかった。本実施例の代表的な素子は、素子電圧8V程度から急激に放出電流I_eが増加し、素子電圧14Vで素子電流I_fが2.2mA、放出電流I_eが1.1μAとなり、電子放出効率 $\eta = I_e / I_f$ (%)は0.05%であった。

【0155】【実施例5】本実施例では、多数の表面伝導型電子放出素子を単純マトリクス配置した図7に示したような電子源を用いて、図8に示したような画像形成装置を作製した例を説明する。

【0156】電子源の一部の平面図を図15に示す。また、図中のA-A'断面図を図16に示す。但し、図7、図8、図15、図16において同じ符号は同じ部材を示す。

【0157】ここで、1は基板、102はX方向配線(下配線とも呼ぶ)、103はY方向配線(上配線とも呼ぶ)、3は導電性薄膜、4、5は素子電極、401は層間絶縁層、402は素子電極4と下配線102との電氣的接続のためのコンタクトホールである。

【0158】まず、電子源の製造方法を図17を用いて工程順に従って具体的に説明する。尚、以下の工程a～jは、図17の(a)～(j)に対応する。

【0159】工程a：清浄化した石英基板1上に、真空蒸着により厚さ50ÅのCr、厚さ6000ÅのAuを順次積層した後、ホトレジスト(AZ1370、ヘキスト社製)をスピンナーにより回転塗布、バークした後、ホトマスク像を露光、現像して、下配線102のレジストパターンを形成し、Au/Cr堆積膜をウェットエッチングして、所望の形状の下配線102を形成した。

【0160】工程b：次に、厚さ0.5μmのシリコン酸化膜からなる層間絶縁層401をRFスパッタ法により堆積した。

【0161】工程c：工程bで堆積したシリコン酸化膜にコンタクトホール402を形成するためのホトレジストパターンを作り、これをマスクとして層間絶縁層401をエッチングしてコンタクトホール402を形成した。エッチングはCF₄とH₂ガスを用いたRIE(Reactive Ion Etching)法によ

た。

【0162】工程d:その後、素子電極4、5と素子電極間ギャップGとなるべきパターンをホトレジスト(RD-2000N-41 日立化成社製)で形成し、真空蒸着法により、厚さ50ÅのTi、厚さ1000ÅのNiを順次堆積した。ホトレジストパターンを有機溶剤で溶解し、Ni/Ti堆積膜をリフトオフし、素子電極間隔Lが3μm、幅Wが300μmの素子電極4、5を形成した。

【0163】工程e:素子電極4、5の上に上配線103のホトレジストパターンを形成した後、厚さ50ÅのTi、厚さ5000ÅのAuを順次真空蒸着により堆積し、リフトオフにより不要の部分を除去して、所望の形状の上配線103を形成した。

【0164】工程f:コンタクトホール402部分以外にレジストを塗布するようなパターンを形成し、真空蒸着により厚さ50ÅのTi、厚さ5000ÅのAuを順次堆積した。リフトオフにより不要の部分を除去することにより、コンタクトホール402を埋め込んだ。

【0165】工程g:上記基板全面に実施例4と同様の方法でPdO微粒子からなる薄膜21を形成した。

【0166】工程h:素子電極ギャップ間の領域の薄膜21上に、OMRレジスト403をパターン形成した。

【0167】工程i:Arガスを用いてエッチングし、OMRレジスト403を形成した領域以外のPdO微粒子を除去した。

【0168】工程j:UV/O₃アッシングによりOMRレジスト403を剥離して、所望のパターンを有するPdO微粒子膜からなる導電性薄膜3を得た。

【0169】以上の工程により、基板1上に下配線102、層間絶縁層401、上配線103、素子電極4、5、導電性薄膜3等を形成した。

【0170】以上のようにして未フォーミングの表面伝導型電子放出素子を同一基板上に多数個同時に作製した電子源において、各表面伝導型電子放出素子の素子抵抗のバラツキをみたところ、従来の作製法で作製した電子源と比較して、そのバラツキが3分の1以下に抑えられていた。

【0171】次に、上記の未フォーミングの電子源を用いて画像形成装置を作製した。作製手順を図8及び図9を参照して以下に説明する。

【0172】まず、未フォーミングの電子源の基板1をリアプレート111に固定した後、基板1の5mm上方に、フェースプレート116(ガラス基板113の内面に画像形成部材であるところの蛍光膜114とメタルバック115が形成されて構成される。)を支持枠112を介し配置し、フェースプレート116、支持枠112、リアプレート111の接合部にフリットガラスを塗布し、大気中で400℃で10分焼成することで封着した。また、リアプレート111への基板1の固定もフリ

ットガラスで行った。

【0173】画像形成部材であるところの蛍光膜114は、モノクロームの場合は蛍光体のみから成るが、本実施例では蛍光体はストライプ形状(図9(a)参照)を採用し、先に黒色導電材121でブラックストライプを形成し、その間隙部にスラリー法により各色蛍光体122を塗布して蛍光膜114を作製した。黒色導電材121としては、通常よく用いられている黒鉛を主成分とする材料を用いた。

【0174】また、蛍光膜114の内面側にはメタルバック115を設けた。メタルバック115は、蛍光膜114の作製後、蛍光膜114の内面側表面の平滑化処理(通常、フィルミングと呼ばれる)を行い、その後、Alを真空蒸着することで作製した。

【0175】フェースプレート116には、更に蛍光膜114の導電性を高めるため、蛍光膜114の外側面に透明電極が設けられる場合もあるが、本実施例では、メタルバック115のみで十分な導電性が得られたので省略した。

【0176】前述の封着を行う際、カラーの場合は各色蛍光体122と電子放出素子104とを対応させなくてはならないため、十分な位置合わせを行った。

【0177】以上のようにして完成した外囲器118内の雰囲気は排気管(不図示)を通じ真空ポンプにて排気し、十分な真空度に達した後、容器外端子Dx1ないしDxmとDy1ないしDy_nを通じ、実施例4に示した要領で電子放出素子104の素子電極4、5間に電圧を印加し、前述のフォーミング処理を行い、電子放出部2を形成した。

【0178】この後、不図示の排気管を通じ、外囲器118内を10⁻⁷Torr程度の真空度とし、該排気管をガスバーナで熱することで溶着し、外囲器118の封止を行った。最後に、封止後の真空度を維持するために、高周波加熱法でゲッター処理を行った。ゲッターはBaを主成分とした。

【0179】以上のようにして単純マトリクス配置の電子源を用いて構成した表示パネル201(図8参照)において、容器外端子Dx1ないしDxmとDy1ないしDy_nを通じ、走査信号及び変調信号を不図示の信号発生手段により各々電子放出素子104に印加することにより電子放出させると共に、高圧端子Hvを通じてメタルバック115に数kV以上の高圧を印加して、電子ビームを加速し、蛍光膜114に衝突させ、励起・発光させることで画像の表示を行なった。その結果、本実施例で作製した電子源は各表面伝導型電子放出素子の特性間のバラツキが小さいことから、良好な表示画像が得られた。

【0180】[実施例6] 本実施例では、実施例5と同様に多数の表面伝導型電子放出素子を単純マトリクス配置した図7に示したような電子源を用いて、図8に示し

たような画像形成装置を作製した別の例を説明する。

【0181】本実施例は、表面伝導型電子放出素子の導電性薄膜3(図1参照)のパターンを形成するために、遮蔽部材を用いた点が実施例5と大きく異なる。

【0182】まず、電子源の製造方法を図1.8を用いて工程順に従って具体的に説明する。尚、以下の工程a~gは、図1.8の(a)~(g)に対応する。

【0183】工程a: 清浄化した青板ガラス上に厚さ0.5 μ mのシリコン酸化膜をスパッタ法で形成した基板1上に、真空蒸着により厚さ50ÅのCr、厚さ600ÅのAuを順次堆積した後、ホトレジスト(AZ1370 ヘキスト社製)をスピナーにより回転塗布、ベークした後、ホトマスク像を露光、現像して、下配線102のレジストパターンを形成し、Au/Cr堆積膜をウェットエッチングして、所望の形状の下配線102を形成した。

【0184】工程b: 次に、厚さ1.0 μ mのシリコン酸化膜からなる層間絶縁層401をRFスパッタ法により堆積した。

【0185】工程c: 工程bで堆積したシリコン酸化膜にコンタクトホール402を形成するためのホトレジストパターンを作り、これをマスクとして層間絶縁層401をエッチングしてコンタクトホール402を形成した。エッチングはCF₄とH₂ガスを用いたRIE(Reactive Ion Etching)法によった。

【0186】工程d: その後、素子電極4、5と素子電極間ギャップGとなるべきパターンをホトレジスト(RD-2000N-41 日立化成社製)で形成し、真空蒸着法により、厚さ50ÅのTi、厚さ1000ÅのNiを順次堆積した。ホトレジストパターンを有機溶剤で溶解し、Ni/Ti堆積膜をリフトオフし、素子電極間隔Lが3 μ m、幅Wが300 μ mの素子電極4、5を形成した。

【0187】工程e: 素子電極4、5の上に上配線103のホトレジストパターンを形成した後、厚さ50ÅのTi、厚さ5000ÅのAuを順次真空蒸着により堆積し、リフトオフにより不要の部分を除去して、所望の形状の上配線103を形成した。

【0188】工程f: 図19に本工程に関わる前記導電性薄膜3のパターンを形成するために用いた遮蔽部材32の平面図の一部を示す。該遮蔽部材32は素子電極4、5間のギャップL1及びこの近傍に開口31を有する金属製の薄板である。

【0189】図20に、上述の遮蔽部材32を用いて所望の位置に導電性薄膜3を形成する工程の詳細図を示す。図中、33はノズル、34はノズルより噴霧した有機金属溶液の霧である。

【0190】この遮蔽部材32を素子電極等を形成した基板1上で位置合わせをして、基板1上に載せて固定し

た。その上から有機Pd(奥野製薬(株)製、ccp-4230)を酢酸ブチルで希釈した溶液をノズル33より噴霧し、塗布した。この際、ノズル33と基板1を相対的に走査し、溶液が均一に塗布されるようにした。その後、遮蔽部材32を取り外し、300℃で10分間の加熱焼成処理をし、所望のパターンの導電性薄膜3を得た。

【0191】以上のようにして形成されたPdを主元素とする微粒子からなる導電性薄膜3の膜厚は100Å、シート抵抗値は $5 \times 10^4 \Omega/\square$ であった。

【0192】工程g: コンタクトホール402部分以外にレジストを塗布するようなパターンを形成し、真空蒸着により厚さ50ÅのTi、厚さ5000ÅのAuを順次堆積した。リフトオフにより不要の部分を除去することにより、コンタクトホール402を埋め込んだ。

【0193】以上の工程により、基板1上に下配線102、層間絶縁層401、上配線103、素子電極4、5、導電性薄膜3等を形成し、本実施例の電子源を得た。

【0194】以上のようにして得られた未フォーミングの電子源を用いて、実施例6と全く同様にして画像形成装置を作製し画像の表示を行なったところ、各表面伝導型電子放出素子の特性間のバラツキが少なく良好な表示画像が得られた。

【0195】本実施例では、実施例5に比べて電子源の製造工程を簡略化できた。

【0196】[実施例7] 実施例6で説明した工程fにおいて、図20のノズル34より有機金属溶液を噴霧する際に、基板1を接地し、ノズル34部分にパルス的に-60kVの高電圧を印加した以外は、実施例6と全く同様にして電子源を作製した。尚、上記パルスのON、OFFは100ms毎に行なった。

【0197】以上のようにして得られた未フォーミングの電子源を用いて、実施例6と全く同様にして画像形成装置を作製し画像の表示を行なったところ、各表面伝導型電子放出素子の特性間のバラツキが少なく良好な表示画像が得られた。また、長時間連続して画像表示を行っても、表面伝導型電子放出素子の素子特性の劣化が観察されず、安定して画像表示を続けることができた。

【0198】[実施例8] 図21は、実施例5~7の表示パネル(ディスプレイパネル)201(図8参照)を、例えばテレビジョン放送をはじめとする種々の画像情報源より提供される画像情報を表示できるように構成した本発明の画像表示装置の一例を示す図である。

【0199】図中201はディスプレイパネル、1001はディスプレイパネルの駆動回路、1002はディスプレイコントローラ、1003はマルチプレクサ、1004はデコーダ、1005は入出力インターフェース回路、1006はCPU、1007は画像生成回路、1008、1009及び1010は画像メモリーインターフェ

ース回路、1011は画像入力インターフェース回路、1012及び1013はTV信号受信回路、1014は入力部である。

【0200】尚、本表示装置は、例えばテレビジョン信号のように映像情報と音声情報の両方を含む信号を受信する場合には、当然映像の表示と同時に音声を再生するものであるが、本発明の特徴と直接関係しない音声情報の受信、分離、再生、処理、記憶などに関する回路やスピーカーなどについては説明を省略する。

【0201】以下、画像信号の流れに沿って各部を説明してゆく。

【0202】先ず、TV信号受信回路1013は、例えば電波や空間光通信などのような無線伝送系を用いて伝送されるTV画像信号を受信するための回路である。

【0203】受信するTV信号の方式は特に限られるものではなく、例えば、NTSC方式、PAL方式、SECAM方式などの諸方式でも良い。また、これらよりさらに多数の走査線よりなるTV信号、例えばMUSE方式をはじめとするいわゆる高品位TVは、大面積化や大画素数化に適した前記ディスプレイパネル201の利点を生かすのに好適な信号源である。

【0204】TV信号受信回路1013で受信されたTV信号は、デコーダ1004に出力される。

【0205】画像TV信号受信回路1012は、例えば同軸ケーブルや光ファイバーなどのような有線伝送系を用いて伝送されるTV画像信号を受信するための回路である。前記TV信号受信回路1013と同様に、受信するTV信号の方式は特に限られるものではなく、また本回路で受信されたTV信号もデコーダ1004に出力される。

【0206】画像入力インターフェース回路1011は、例えばTVカメラや画像読取スキャナーなどの画像入力装置から供給される画像信号を取り込むための回路で、取り込まれた画像信号はデコーダ1004に出力される。

【0207】画像メモリインターフェース回路1010は、ビデオテープレコーダー（以下VTRと略す）に記憶されている画像信号を取り込むための回路で、取り込まれた画像信号はデコーダ1004に出力される。

【0208】画像メモリインターフェース回路1009は、ビデオディスクに記憶されている画像信号を取り込むための回路で、取り込まれた画像信号はデコーダ1004に出力される。

【0209】画像メモリーインターフェース回路1008は、いわゆる静止画ディスクのように、静止画像データを記憶している装置から画像信号を取り込むための回路で、取り込まれた静止画像データはデコーダ1004に出力される。

【0210】入出力インターフェース回路1005は、本表示装置と、外部のコンピュータ、コンピュータネッ

トワークもしくはプリンタなどの出力装置とを接続するための回路である。画像データや文字・図形情報の入出力を行なうのはもちろんのこと、場合によっては本表示装置の備えるCPU1006と外部との間で制御信号や数値データの入出力などを行なうことも可能である。

【0211】画像生成回路1007は、前記入出力インターフェース回路1005を介して外部から入力される画像データや文字・図形情報や、或いはCPU1006より出力される画像データや文字・図形情報に基づき表示用画像データを生成するための回路である。本回路の内部には、例えば画像データや文字・図形情報を蓄積するための書き換え可能メモリや、文字コードに対応する画像パターンが記憶されている読み出し専用メモリや、画像処理を行なうためのプロセッサなどをはじめとして画像の生成に必要な回路が組み込まれている。

【0212】本回路により生成された表示用画像データは、デコーダ1004に出力されるが、場合によっては前記入出力インターフェース回路1005を介して外部のコンピュータネットワークやプリンタに出力することも可能である。

【0213】CPU1006は、主として本表示装置の動作制御や、表示画像の生成、選択、編集に関わる作業を行なう。

【0214】例えば、マルチプレクサ1003に制御信号を出力し、ディスプレイパネル201に表示する画像信号を適宜選択したり組み合わせたりする。また、その際には表示する画像信号に応じてディスプレイパネルコントローラ1002に対して制御信号を発生し、画面表示周波数や走査方法（例えばインターレースかノンインターレースか）や一画面の走査線の数など表示装置の動作を適宜制御する。また、前記画像生成回路1007に対して画像データや文字・図形情報を直接出力したり、或いは前記入出力インターフェース回路1005を介して外部のコンピュータやメモリをアクセスして画像データや文字・図形情報を入力する。

【0215】尚、CPU1006は、むしろこれ以外の目的の作業にも関わるものであっても良い。例えば、パーソナルコンピュータやワードプロセッサなどのように、情報を生成したり処理する機能に直接関わっても良い。或いは前述したように、入出力インターフェース回路1005を介して外部のコンピュータネットワークと接続し、例えば数値計算などの作業を外部機器と協同して行なっても良い。

【0216】入力部1014は、前記CPU1006に使用者が命令やプログラム、或いはデータなどを入力するためのものであり、例えばキーボードやマウスの他、ジョイスティック、バーコードリーダー、音声認識装置など多様な入力機器を用いることが可能である。

【0217】デコーダ1004は、前記1007ないし1013より入力される種々の画像信号を3原色信号、

または輝度信号とI信号、Q信号に逆変換するための回路である。尚、同図中に点線で示すように、デコーダ1004は内部に画像メモリを備えるのが望ましい。これは、例えばMUSE方式をはじめとして、逆変換するに際して画像メモリを必要とするようなテレビ信号を扱うためである。

【0218】画像メモリを備えることにより、静止画の表示が容易になる。或いは前記画像生成回路1007及びCPU1006と協同して画像の間引き、補間、拡大、縮小、合成をはじめとする画像処理や編集が容易になるという利点を得られる。

【0219】マルチプレクサ1003は前記CPU1006より入力される制御信号に基づき表示画像を適宜選択するものである。即ち、マルチプレクサ1003はデコーダ1004から入力される逆変換された画像信号のうちから所望の画像信号を選択して駆動回路1001に出力する。その場合には、一画面表示時間内で画像信号を切り換えて選択することにより、いわゆる多画面テレビのように、一画面を複数の領域に分けて領域によって異なる画像を表示することも可能である。

【0220】ディスプレイパネルコントローラ1002は、前記CPU1006より入力される制御信号に基づき駆動回路1001の動作を制御するための回路である。

【0221】ディスプレイパネル201の基本的な動作に関わるものとして、例えばディスプレイパネル201の駆動用電源（不図示）の動作シーケンスを制御するための信号を駆動回路1001に対して出力する。ディスプレイパネル201の駆動方法に関わるものとして、例えば画面表示周波数や走査方法（例えばインターレースかノンインターレースか）を制御するための信号を駆動回路1001に対して出力する。また、場合によっては、表示画像の輝度、コントラスト、色調、シャープネスといった画質の調整に関わる制御信号を駆動回路1001に対して出力する場合もある。

【0222】駆動回路1001は、ディスプレイパネル201に印加する駆動信号を発生するための回路であり、前記マルチプレクサ1003から入力される画像信号と、前記ディスプレイパネルコントローラ1002より入力される制御信号に基づいて動作するものである。

【0223】以上、各部の機能を説明したが、図21に例示した構成により、本表示装置においては多様な画像情報源より入力される画像情報をディスプレイパネル201に表示することが可能である。即ち、テレビジョン放送をはじめとする各種の画像信号はデコーダ1004において逆変換された後、マルチプレクサ1003において適宜選択され、駆動回路1001に入力される。一方、ディスプレイコントローラ1002は、表示する画像信号に応じて駆動回路1001の動作を制御するための制御信号を発生する。駆動回路1001は、上記画像

信号と制御信号に基づいてディスプレイパネル201に駆動信号を印加する。これにより、ディスプレイパネル201において画像が表示される。これらの一連の動作は、CPU1006により統括的に制御される。

【0224】本画像形成装置においては、前記デコーダ1004に内蔵する画像メモリや、画像生成回路1007及びCPU1006が関与することにより、単に複数の画像情報の中から選択したものを表示するだけでなく、表示する画像情報に対して、例えば拡大、縮小、回転、移動、エッジ強調、間引き、補間、色変換、画像の縦横比変換などをはじめとする画像処理や、合成、消去、接続、入れ替え、はめ込みなどをはじめとする画像編集を行なうことも可能である。また、本実施例の説明では、特に触れなかったが、上記画像処理や画像編集と同様に、音声情報に関しても処理や編集を行なうための専用回路を設けても良い。

【0225】従って、本画像形成装置は、テレビジョン放送の表示機器、テレビ会議の端末機器、静止画像及び動画像を扱う画像編集機器、コンピューターの端末機器、ワードプロセッサをはじめとする事務用端末機器、ゲーム機などの機能を一台で兼ね備えることが可能で、産業用或いは民生用として極めて応用範囲が広い。

【0226】尚、図21は、表面伝導型電子放出素子を電子ビーム源とする表示パネルを用いた画像形成装置とする場合の構成の一例を示したに過ぎず、本発明の画像形成装置がこれのみに限定されるものでないことは言うまでもない。

【0227】例えば図21の構成要素の内、使用目的上必要のない機能に関わる回路は省いても差し支えない。また、これとは逆に、使用目的によっては更に構成要素を追加しても良い。例えば、本画像形成装置をテレビ電話機として応用する場合には、テレビカメラ、音声マイク、照明機、モデムを含む送受信回路などを構成要素に追加するのが好適である。

【0228】本画像形成装置においては、とりわけ本発明によるディスプレイパネル201の薄型化が容易なため、表示装置の奥行きを小さくすることができる。それに加えて、大画面化が容易で輝度が高く視野角特性にも優れるため、臨場感あふれ迫力に富んだ画像を視認性良く表示することが可能である。

【0229】

【発明の効果】以上説明したように、本発明の製造方法によれば以下の効果を奏する。

【0230】1) 表面伝導型電子放出素子の電子放出用の膜となる導電性薄膜3の均一性を高めることができ、多数の表面伝導型電子放出素子を形成した場合において、各素子特性間のバラツキを低減することができる。

【0231】2) 上記導電性薄膜3のパターンを形成する際に、所望の開口を有する遮蔽部材32を用いた場合には、製造工程を大幅に簡略化できる。特に多数の表面

伝導型電子放出素子を配列し、大面積に亘って素子を形成する場合に有効であり、大画面の画像形成装置において、画像欠陥の発生の防止、ひいては製造歩留りの大幅な向上が可能となる。

【0232】3) 上記導電性薄膜3の形成に静電スプレー塗布法を採用した場合には、導電性薄膜3と基板1及び電極との密着性が高く、素子の安定性が増す。また、素子設計の自由度が高まる。

【0233】4) 上記導電性薄膜3の形成法として、各種スプレー塗布法とスピナー塗布法を組み合わせること
10 こともできるが、電極等の形成も含めてスピナー塗布法を用いることなく、表面伝導型電子放出素子及び電子源並びに画像形成装置を製造することができる。これにより、特に大面積に渡って表面伝導型電子放出素子を多数配列した電子源を製造する際に、大判の基板を高速回転させる必要がなく、簡易な装置で、安全に且つ安価に上述の電子源、及びこの電子源を用いた画像形成装置を製造できる。

【図面の簡単な説明】

【図1】本発明の基本的な表面伝導型電子放出素子の一
20 構成例を示す図である。

【図2】図1の表面伝導型電子放出素子の製造方法の一例を説明するための図である。

【図3】遮蔽部材を用いた本発明の製造方法を説明するための図である。

【図4】フォーミング処理に用いる電圧波形の一例である。

【図5】表面伝導型電子放出素子の電子放出特性を測定するための測定評価系の概略図である。

【図6】本発明の表面伝導型電子放出素子の、放出電流
30 I_e 及び素子電流 I_f と、素子電圧 V_f の関係の典型的な例を示す図である。

【図7】単純マトリクス配置の電子源の概略図である。

【図8】単純マトリクス配置の電子源を備えた表示パネルの概略構成を示す部分切り欠き斜視図である。

【図9】表示パネルに用いる蛍光膜の構成例を示す図である。

【図10】NTSC方式のテレビ信号に応じて画像表示を行う画像形成装置の駆動回路の一例を示すブロック図
40 である。

【図11】梯型配置の電子源の概略図である。

【図12】梯型配置の電子源を備えた表示パネルの概略構成を示す部分切り欠き斜視図である。

【図13】本発明に関わる静電スプレー塗布法を説明するための図である。

【図14】バリを有する素子電極上に、静電スプレー塗布法により有機金属薄膜を形成した状態を示す断面図である。

【図15】実施例5～7にて示す単純マトリクス配置の電子源の部分平面図である。

【図16】図15の電子源の部分断面図である。

【図17】実施例5にて示す図15の電子源の製造工程を説明するための図である。

【図18】実施例6にて示す図15の電子源の製造方法を説明するための図である。

【図19】実施例6にて示す電子源の製造工程で用いた遮蔽部材の部分平面図である。

【図20】実施例6にて示す有機金属溶液の噴霧状態を説明する図である。

【図21】実施例8にて示す画像形成装置のブロック図である。

【図22】従来の表面伝導型電子放出素子の製造方法を説明するための図である。

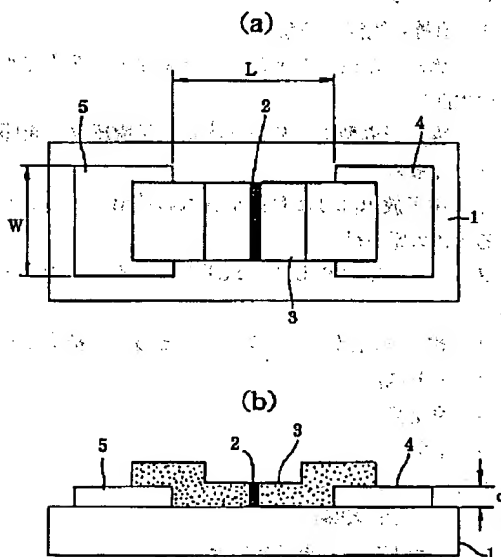
【符号の説明】

- 1 基板
- 2 電子放出部
- 3 導電性薄膜
- 4, 5 素子電極
- 21 金属酸化物を含む薄膜
- 31 開口
- 32 遮蔽部材
- 33 ノズル
- 34 有機金属溶液の霧
- 50 導電性薄膜3を流れる素子電流 I_f を測定するための電流計
- 51 表面伝導型電子放出素子に素子電圧 V_f を印加するための電源
- 52 電子放出部2より放出される放出電流 I_e を測定するための電流計
- 53 アノード電極54に電圧を印加するための高圧電源
- 54 電子放出部2より放出される電子を捕捉するためのアノード電極
- 55 真空装置
- 56 排気ポンプ
- 102 X方向配線
- 103 Y方向配線
- 104 表面伝導型電子放出素子
- 105 結線
- 40 111 リアプレート
- 112 支持枠
- 113 ガラス基板
- 114 蛍光膜
- 115 メタルバック
- 116 フェースプレート
- Hv 高圧端子
- 118 外囲器
- 121 黒色導電材
- 122 蛍光体
- 50 131 ノズル

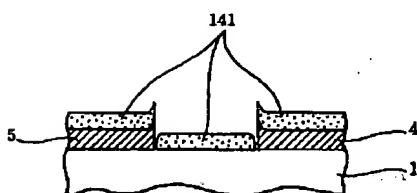
33

- 132 ジェネレータ
 133 タンク
 134 高圧直流電源
 135 基板支持台
 141 有機金属薄膜
 201 表示パネル
 202 走査回路
 203 制御回路
 204 シフトレジスタ
 205 ラインメモリ
 206 同期信号分離回路
 207 変調信号発生器
 Va 直流電圧源
 Vx 直流電圧源
 301 表示パネル
 302 グリッド電極
 303 電子が通過するための開口
 304 表面伝導型電子放出素子104を配線する共通配線

【図1】



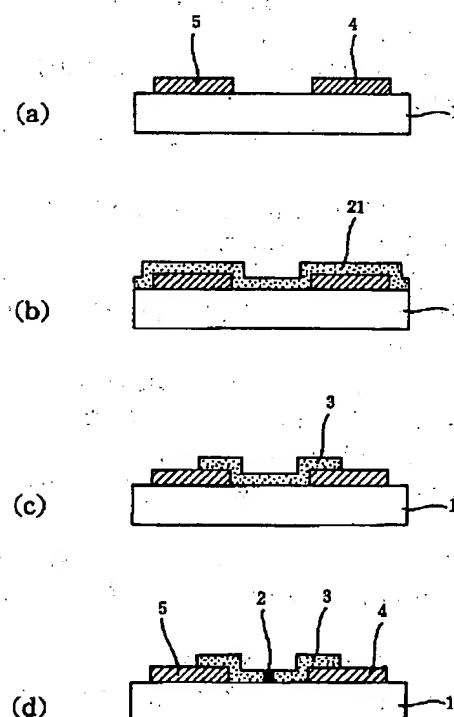
【図14】



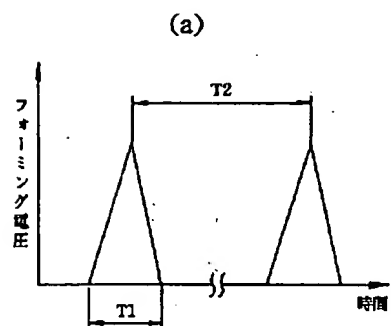
34

- 401 層間絶縁層
 402 コンタクトホール
 403 レジスト
 1001 ディスプレイパネル201の駆動回路
 1002 ディスプレイコントローラ
 1003 マルチプレクサ
 1004 デコーダ
 1005 入出力インターフェース回路
 1006 CPU
 1007 画像生成回路
 1008, 1009, 1010 画像メモリインターフェース回路
 1011 画像入出力インターフェース回路
 1012, 1013 TV信号受信回路
 1014 入力部
 2201 金属酸化薄膜
 2202 レジスト
 2203 フォトマスク

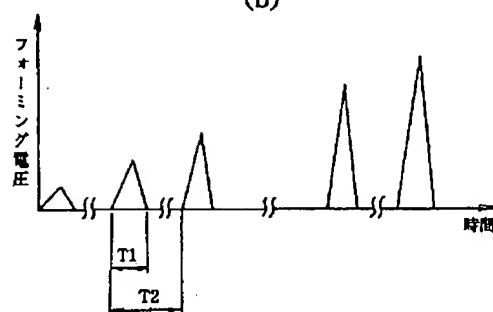
【図2】



【图 4】

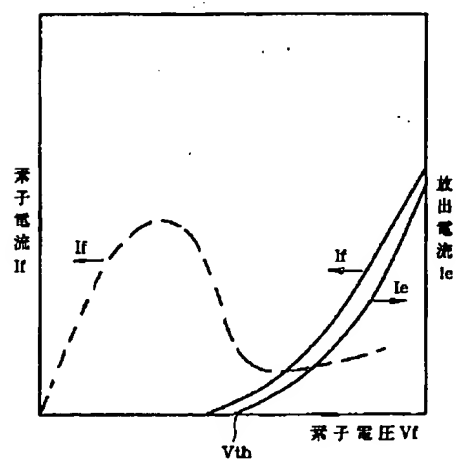
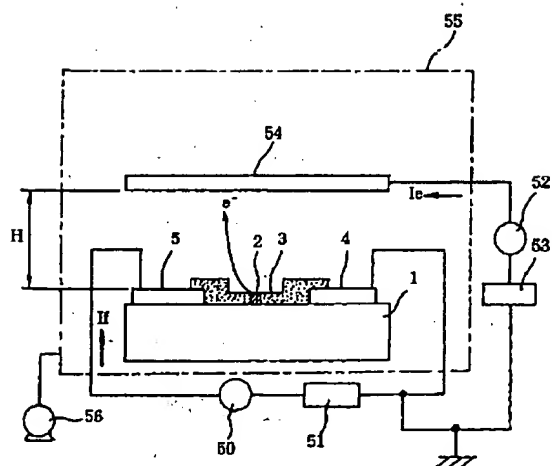


(b)

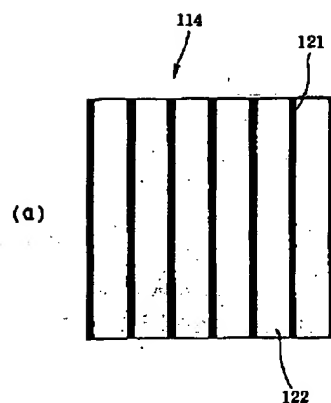


【图 5】

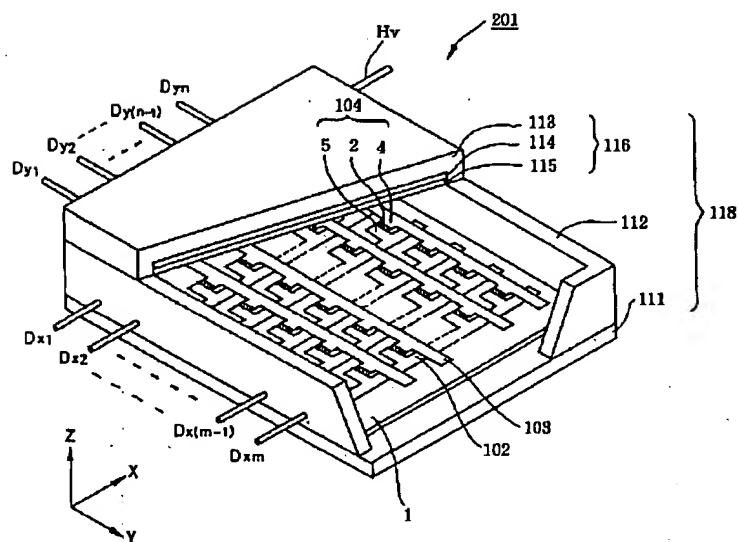
【圖 6】



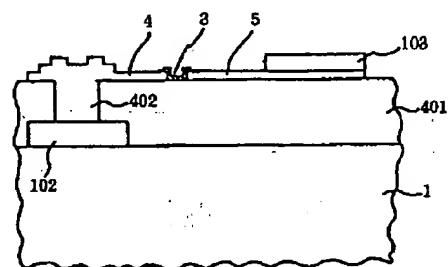
【图9】



【图 8】

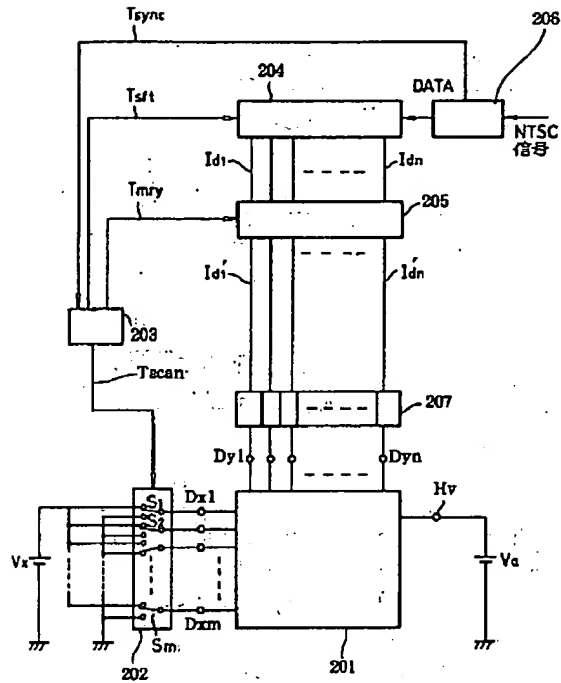


【图 16】

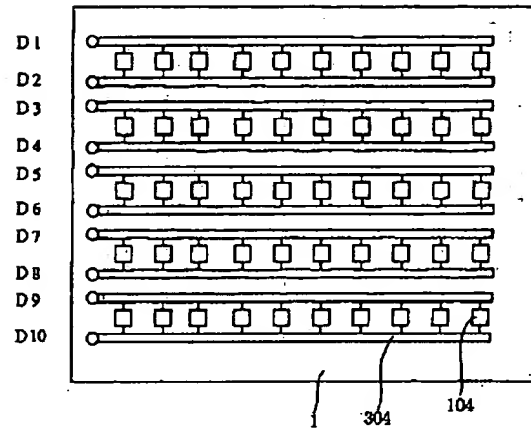


A—A' 断面图

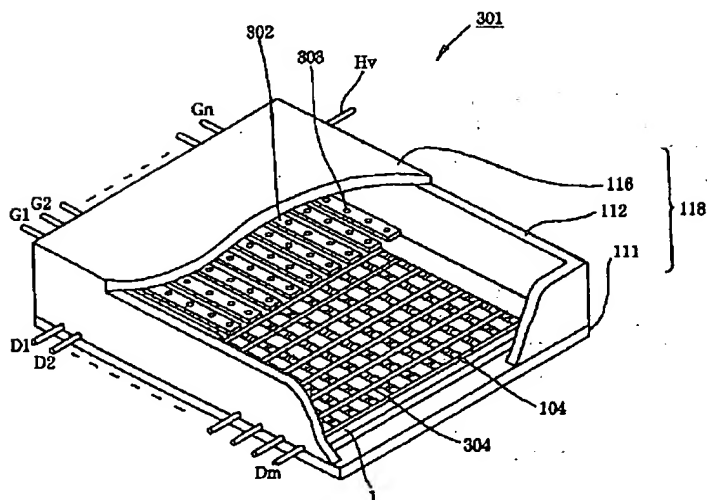
【図10】



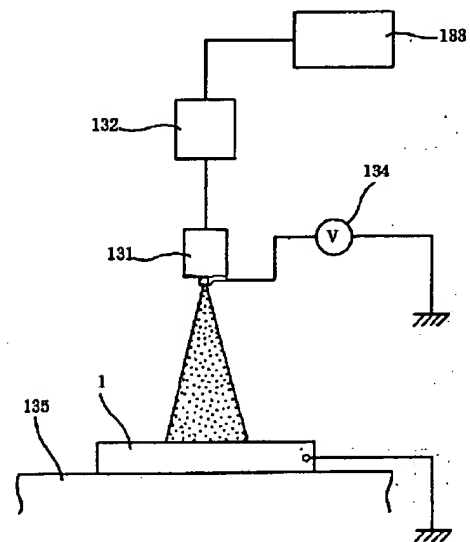
【図11】



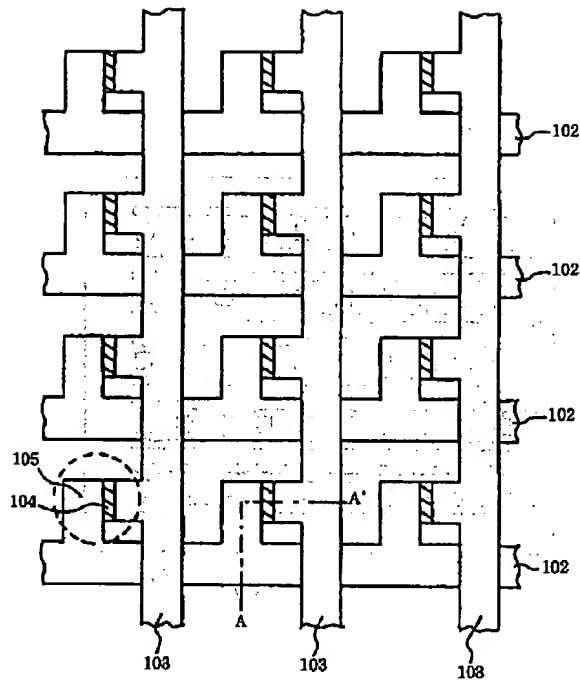
【図12】



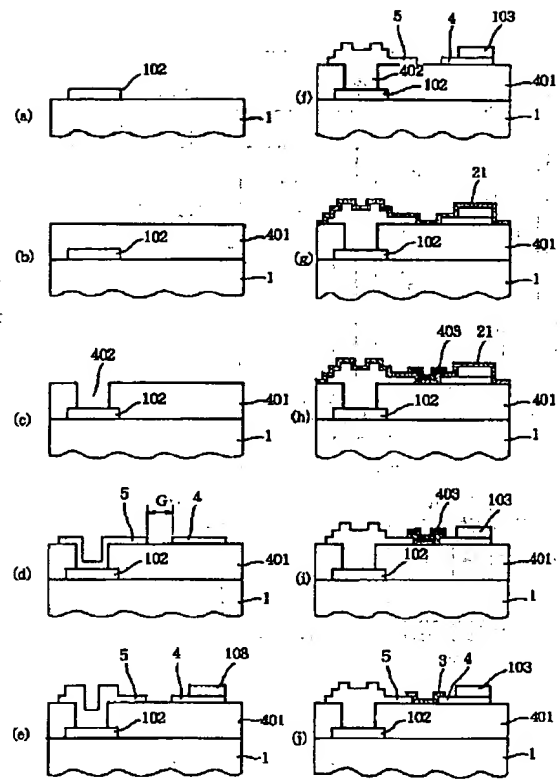
【図13】



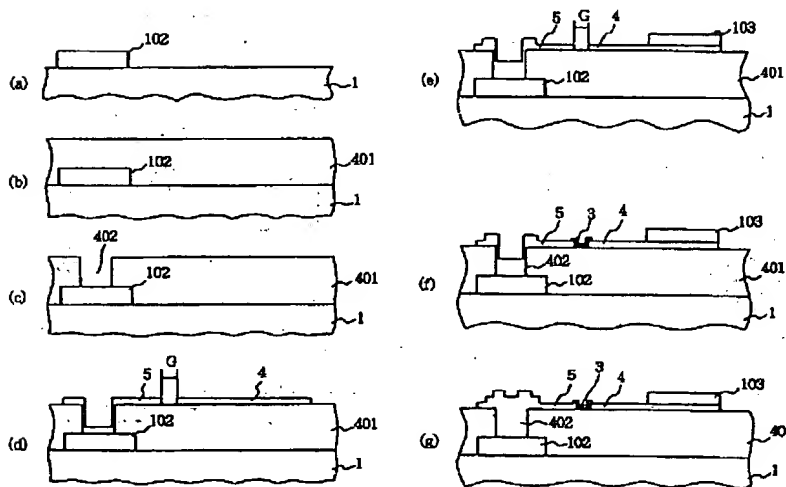
【図15】



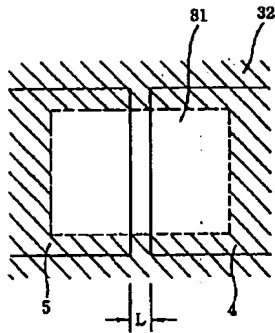
【図17】



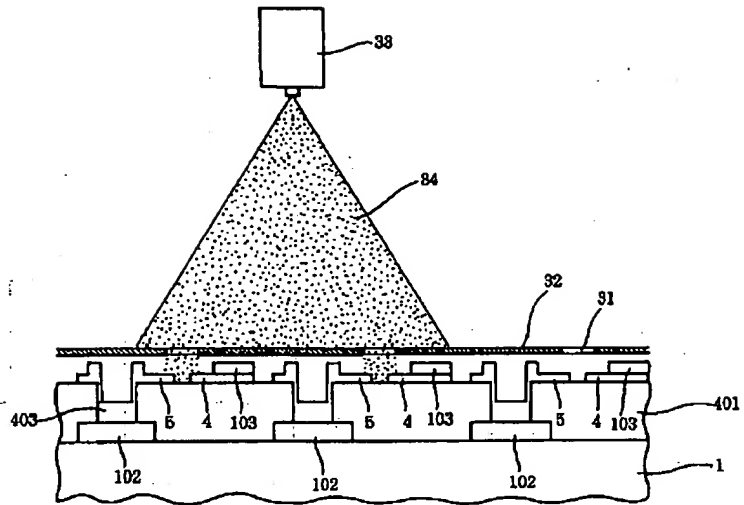
【図18】



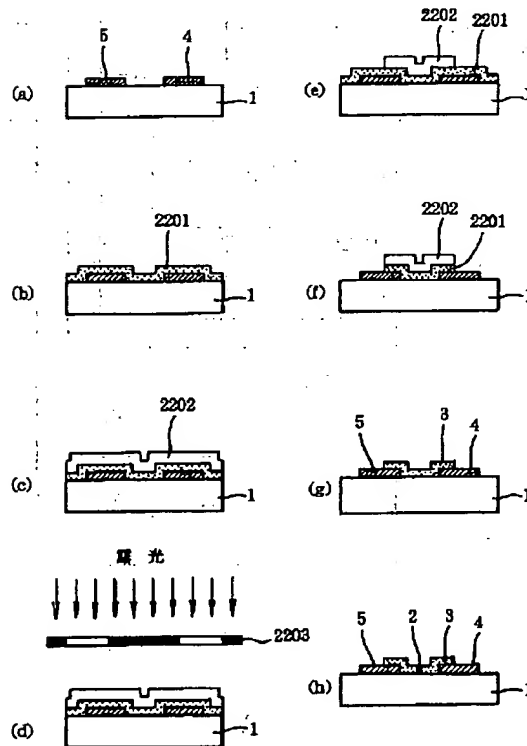
【図19】



【図20】



【図22】



【図21】

